

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2001年10月25日 (25.10.2001)

PCT

(10) 国際公開番号  
WO 01/80567 A1

(51) 国際特許分類: H04N 7/24

(21) 国際出願番号: PCT/JP01/03204

(22) 国際出願日: 2001年4月13日 (13.04.2001)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:  
特願2000-112951 2000年4月14日 (14.04.2000) JP

(71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 上田 衛 (UEDA, Mamoru) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP). 金坂幸

喜 (KANESAKA, Koki) [JP/JP]. 大原卓巳 (OHARA, Takumi) [JP/JP]. 山本 健 (YAMAMOTO, Takeshi) [JP/JP]. 水野一博 (MIZUNO, Kazuhiro) [JP/JP]. 森田年一 (MORITA, Toshikazu) [JP/JP]; 〒215-0034 神奈川県川崎市麻生区南黒川10番1号 株式会社 エルエスアイシステムズ内 Kanagawa (JP).

(74) 代理人: 小池 晃, 外 (KOIKE, Akira et al.); 〒105-0001 東京都港区虎ノ門二丁目6番4号 第11森ビル Tokyo (JP).

(81) 指定国 (国内): CA, CN, KR, US.

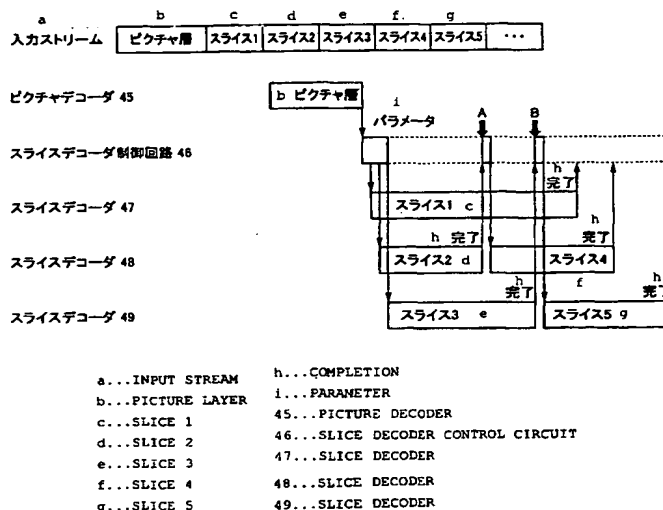
(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

添付公開書類:  
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: DECODER AND DECODING METHOD, RECORDED MEDIUM, AND PROGRAM

(54) 発明の名称: 復号装置および復号方法、記録媒体、並びにプログラム



(57) Abstract: Upon receiving the parameters of a picture layer, a slice decoder control circuit (46) supplies the parameters of the picture layer and the write pointer of a slice (1) to a slice decoder (47), the parameters of the picture layer and the write pointer of a slice (2) to a slice decoder (48), and the parameters of the picture layer and the write pointer of a slice (3) to a slice decoder (49) sequentially and allow them to be decoded. Based on an input of a signal indicative of completion of decoding from the slice decoders (47) through (49), the slice decoder control circuit (46) commands the slice decoder (48) to perform decoding by supplying the write pointer of a slice (4) at timing A, commands the slice decoder (49) to perform decoding by supplying the write pointer of a slice (5) at timing B, and repeats the similar processing until decoding of the last slice is ended, thus controlling the operation of a plurality of slice decoders.

/続葉有/

WO 01/80567 A1



---

(57) 要約:

ピクチャ層のパラメータの入力を受けたスライスデコーダ制御回路(46)は、スライスデコーダ(47)にピクチャ層のパラメータとスライス1の書き込みポインタを、スライスデコーダ(48)にピクチャ層のパラメータとスライス2の書き込みポインタを、スライスデコーダ(49)にピクチャ層のパラメータとスライス3の書き込みポインタを、それぞれ順番に供給してデコードさせる。スライスデコーダ制御回路(46)は、スライスデコーダ(47)乃至(49)から入力されるデコード処理の完了を示す信号の入力を基に、タイミングAで、スライスデコーダ(48)にスライス4の書き込みポインタを供給してデコードさせ、タイミングBで、スライスデコーダ(49)にスライス5の書き込みポインタを供給してデコードさせ、以下、最後のスライスのデコードが終了されるまで同様の処理が繰り返される。これにより、複数のスライスデコーダの動作を制御する。

## 明細書

復号装置および復号方法、記録媒体、並びにプログラム

## 技術分野

本発明は、復号装置および復号方法、並びに記録媒体に関し、特に、実現可能な回路規模で実時間動作が可能な4:2:2 P@HLに対応したビデオデコーダを実現することができる復号装置および復号方法、並びに記録媒体に関する。

## 背景技術

MPEG2 (Moving Picture Coding Experts Group / Moving Picture Experts Group 2) ビデオは、ISO/IEC (International Standards Organization / International Electrotechnical Commission) 13818-2、およびITU-T (International Telecommunication Union-Telecommunication sector) 勧告H.262に規定されているビデオ信号の高能率符号化方式である。

MPEG2の符号化ストリームは、符号化の手法によって決まるプロファイルと、取り扱う画素数によって決まるレベルによってクラス分けされ、広範囲なアプリケーションに対応できるようになされている。例えば、MP@ML (メイン・プロファイル・メイン・レベル) は、そのクラスの1つであり、DVB (Digital Video Broadcast) や、DVD (Digital Versatile Disk) に広く実用化されている。プロファイルおよびレベルは、図5を用いて後述するsequence\_extensionに記述される。

また、放送局におけるビデオ信号の制作には、ビデオの色差信号を、従来のベースバンドと同様の4:2:2方式で取り扱い、ビットレートの上限を増加した4:2:2 P (4:2:2 プロファイル) が規定されている。更に、次世代の高解像度ビデオ信号に対応するために、HL (ハイ・レベル) が規定されている。

図1に、MPEG2の代表的なクラスと、それぞれのクラスにおける、各種パラメータの上限値を示す。図1には、4:2:2 P@HL (4:2:2 プロファイル・ハイ

・レベル)、4:2:2 P@ML (4:2:2:プロファイル・メイン・レベル)、MP@HL (メイン・プロファイル・ハイ・レベル)、MP@HL-1440 (メイン・プロファイル・ハイ・レベル-1440)、MP@ML (メイン・プロファイル・メイン・レベル)、MP@LL (メイン・プロファイル・ロー・レベル)、および、SP@ML (シンプル・プロファイル・メイン・レベル)について、ビットレート、1ラインあたりのサンプル数、1フレームあたりのライン数、フレーム周波数、およびサンプルの処理時間の上限値がそれぞれ示されている。

図1から、4:2:2 P@HLのビットレートの上限値は、300 (Mbit/sec)であり、処理する画素数の上限値は、62,668,800 (samples/sec)である。一方、MP@MPのビットレートの上限値は、15 (Mbit/sec)であり、処理する画素数の上限値は、10,368,000 (samples/sec)である。すなわち、4:2:2 P@HLをデコードするビデオデコーダは、MP@MLをデコードするビデオデコーダと比較して、ビットレートで20倍、処理する画素数で約6倍の処理能力が必要であることがわかる。

図2に、MPEG2ビデオビットストリームのレベル構造を示す。

最上位層であるピクチャ層の最初には、sequence\_headerが記述されている。sequence\_headerは、MPEGビットストリームのシーケンスのヘッダデータを定義するものである。シーケンス最初のsequence\_headerに、sequence\_extensionが続かない場合、このビットストリームには、ISO/IEC11172-2の規定が適応される。シーケンスの最初のsequence\_headerに、sequence\_extensionが続く場合、その後発生する全てのsequence\_headerの直後には、sequence\_extensionが続く。すなわち、図2に示す場合においては、全てのsequence\_headerの直後に、sequence\_extensionが続く。

sequence\_extensionは、MPEGビットストリームのシーケンス層の拡張データを定義するものである。sequence\_extensionは、sequence\_headerの直後にのみ発生し、かつ、復号後、およびフレームリオーダリング後にフレームの損失がないようにするために、ビットストリームの最後に位置するsequence\_end\_codeの直前にきてはならない。また、ビットストリーム中に、sequence\_extensionが発生した場合、それぞれのpicture\_headerの直後にpicture\_coding\_extensionが続く。

GOP (group\_of\_picture) 内には、複数の画像 (picture) が含まれる。GOP\_headerは、MPEGビットストリームのGOP層のヘッダデータを定義するものであり、更に、このビットストリーム中には、picture\_headerとpicture\_coding\_extensionによって定義されたデータエレメントが記述されている。1枚の画像は、picture\_headerおよびpicture\_coding\_extensionに続くpicture\_dataとして符号化される。また、GOP\_headerに続く最初の符号化フレームは、符号化されたIフレームである (すなわち、GOP\_headerの最初の画像はIピクチャである)。ITU-T勧告H.262には、sequence\_extensionおよびpicture\_coding\_extensionの他、各種の拡張が定義されているが、ここでは図示、および説明は省略する。

picture\_headerは、MPEGビットストリームのピクチャ層のヘッダデータを定義するものであり、picture\_coding\_extensionは、MPEGビットストリームのピクチャ層の拡張データを定義するものである。

picture\_dataは、MPEGビットストリームのスライス層およびマクロブロック層に関するデータエレメントを記述するものである。picture\_dataは、図2に示されるように、複数のslice (スライス) に分割され、スライスは、複数のmacro\_block (マクロブロック) に分割される。

macro\_blockは、 $16 \times 16$  の画素データで構成されている。スライスの最初のマクロブロックおよび最後のマクロブロックは、スキップマクロブロック (情報を含まないマクロブロック) ではない。マクロブロックは、 $16 \times 16$  の画素データで構成されている。また、各ブロックは、 $8 \times 8$  の画素データで構成されている。また、フレームDCT (Discrete Cosine Transform: 離散コサイン変換) 符号化およびフィールドDCT符号化の使用が可能なフレーム画像においては、フレーム符号化とフィールド符号化の場合で、マクロブロックの内部構成が相違する。

マクロブロックは、輝度成分および色差成分の1区画を含む。マクロブロックという用語は、情報源および復号データまたは対応する符号化データ成分のいずれかを示す。マクロブロックには、 $4:2:0$ 、 $4:2:2$  および  $4:4:4$  の3つの色差フォーマットがある。マクロブロックにおけるブロックの順序は、それぞれの色差フォーマットによって異なる。

図3Aに、4:2:0方式の場合におけるマクロブロックを示す。4:2:0方式の場合、マクロブロックは、4個の輝度(Y)ブロックと、それぞれ1個の色差(Cb, Cr)ブロックで構成される。図3Bに、4:2:2方式の場合におけるマクロブロックを示す。4:2:2方式の場合、マクロブロックは、4個の輝度(Y)ブロックと、それぞれ2個の色差(Cb, Cr)ブロックで構成される。

各マクロブロックは、いくつかの方法により、予測符号化処理が可能である。予測モードは、フィールド予測とフレーム予測の2種類に大別される。フィールド予測においては、先に復号された、1つ、もしくは複数のフィールドのデータを使用し、各フィールドについて、独自に予測を行う。フレーム予測は、先に復号された、1つ、もしくは複数のフレームを使用してフレームの予測を行う。フィールド画像内では、予測は全てフィールド予測である。一方、フレーム画像においては、フィールド予測、またはフレーム予測のいずれかにより予測が可能であり、その予測方法は、マクロブロックごとに選択される。また、マクロブロックの予測符号化処理においては、フィールド予測およびフレーム予測以外に、16×8動き補償およびデュアルプライムの2種類の特別予測モードを使用することができる。

動きベクトル情報、および他の周辺情報は、各マクロブロックの予測誤差信号とともに符号化される。動きベクトルの符号化については、可変長符号を使用して符号化された最後の動きベクトルを予測ベクトルとして、予測ベクトルとの差分ベクトルを符号化する。表示可能なベクトルの最大長は、画像毎にプログラムすることができる。また、適切な動きベクトルの計算は、符号器が行う。

そして、picture\_dataの次には、sequence\_headerとsequence\_extensionが配置されている。このsequence\_headerとsequence\_extensionによって記述されたデータエレメントは、ビデオストリームのシーケンスの先頭に記述されたsequence\_headerとsequence\_extensionによって記述されたデータエレメントと全く同じである。このように同じデータをストリーム中に記述する理由は、ビットストリーム受信装置側でデータストリームの途中(例えばピクチャ層に対応するビットストリーム部分)から受信が開始された場合に、シーケンス層のデータを受信できなくなり、ストリームをデコード出来なくなることを防止するためである。



最後のsequence\_headerとsequence\_extensionとによって定義されたデータエレメントの次、つまり、データストリームの最後には、シーケンスの終わりを示す32ビットのsequence\_end\_codeが記述されている。

次に、図4乃至図12を用いて、それぞれのデータエレメントの詳細について説明する。

図4に、sequence\_headerのデータ構成を示す。sequence\_headerに含まれるデータエレメントは、sequence\_header\_code、horizontal\_size\_value、vertical\_size\_value、aspect\_ratio\_information、frame\_rate\_code、bit\_rate\_value、marker\_bit、vbr\_buffer\_size\_value、constrained\_parameter\_flag、load\_intra\_quantiser\_matrix、intra\_quantiser\_matrix、load\_non\_intra\_quantiser\_matrix、およびnon\_intra\_quantiser\_matrix等から構成される。

sequence\_header\_codeは、シーケンス層のスタート同期コードを表すデータである。horizontal\_size\_valueは、画像の水平方向の画素数の下位12ビットからなるデータである。vertical\_size\_valueは、画像の縦のライン数の下位12ビットからなるデータである。aspect\_ratio\_informationは、画素のアスペクト比（縦横比）または表示画面アスペクト比を表すデータである。frame\_rate\_codeは、画像の表示周期を表すデータである。bit\_rate\_valueは、発生ビット量に対する制限のためのビットレートの下位18ビットのデータである。

そして、marker\_bitは、スタートコードエミュレーションを防止するために挿入されるビットデータである。vbr\_buffer\_size\_valueは、発生符号量制御用の仮想バッファVBR（Video Buffering Verifier）の大きさを決める値の下位10ビットデータである。constrained\_parameter\_flagは、各パラメータが制限以内であることを示すデータである。load\_non\_intra\_quantiser\_matrixは、非イントラMB用量子化マトリックス・データの存在を示すデータである。

load\_intra\_quantiser\_matrixは、イントラMB用量子化マトリックス・データの存在を示すデータである。intra\_quantiser\_matrixは、イントラMB用量子化マトリックスの値を示すデータである。non\_intra\_quantiser\_matrixは、非イントラMB用量子化マトリックスの値を表すデータである。

図5に、sequence\_extensionのデータ構成を示す。sequence\_extensionは、e

xtension\_start\_code、extension\_start\_code\_identifier、profile\_and\_level\_indication、progressive\_sequence、chroma\_format、horizontal\_size\_extension、vertical\_size\_extension、bit\_rate\_extension、marker\_bit、vbr\_buffer\_size\_extension、low\_delay、frame\_rate\_extension\_n、および frame\_rate\_extension\_d等のデータエレメントから構成されている。

extension\_start\_codeは、エクステンションデータのスタート同期コードを表すデータである。extension\_start\_code\_identifierは、どの拡張データが送られるかを示すデータである。profile\_and\_level\_indicationは、ビデオデータのプロフィールとレベルを指定するためのデータである。progressive\_sequenceは、ビデオデータが順次走査（プログレッシブ画像）であることを示すデータである。chroma\_formatは、ビデオデータの色差フォーマットを指定するためのデータである。horizontal\_size\_extensionは、シーケンスヘッダのhorizontal\_size\_valueに加える上位2ビットのデータである。vertical\_size\_extensionは、シーケンスヘッダのvertical\_size\_valueに加える上位2ビットのデータである。

そして、bit\_rate\_extensionは、シーケンスヘッダのbit\_rate\_valueに加える上位12ビットのデータである。marker\_bitは、スタートコードエミュレーションを防止するために挿入されるビットデータである。vbr\_buffer\_size\_extensionは、シーケンスヘッダのvbr\_buffer\_size\_valueに加える上位8ビットのデータである。low\_delayは、Bピクチャを含まないことを示すデータである。frame\_rate\_extension\_nは、シーケンスヘッダのframe\_rate\_codeと組み合わせてフレームレートを得るためのデータである。frame\_rate\_extension\_dは、シーケンスヘッダのframe\_rate\_codeと組み合わせてフレームレートを得るためのデータである。

図6に、GOP\_headerのデータ構成を示す。GOP\_headerを表わすデータエレメントは、group\_start\_code、time\_code、closed\_gop、およびbroken\_linkから構成される。

group\_start\_codeは、GOP層の開始同期コードを示すデータである。time\_codeは、GOPの先頭ピクチャの時間を示すタイムコードである。closed\_gopは、GOP内の画像が他のGOPから独立再生可能なことを示すフラグデータである。broken\_linkは、編集などのためにGOP内の先頭のBピクチャが正確に再生できないことを示

すフラグデータである。

図7に、picture\_headerのデータ構成を示す。picture\_headerに関するデータ要素は、picture\_start\_code、temporal\_reference、picture\_coding\_type、vbv\_delay、full\_pel\_forward\_vector、forward\_f\_code、full\_pel\_backward\_vector、および backward\_f\_code等から構成される。

picture\_start\_codeは、ピクチャ層の開始同期コードを表すデータである。temporal\_referenceは、ピクチャの表示順を示す番号でGOPの先頭でリセットされるデータである。picture\_coding\_typeは、ピクチャタイプを示すデータである。vbv\_delayは、ランダムアクセス時の仮想バッファの初期状態を示すデータである。full\_pel\_forward\_vector、forward\_f\_code、full\_pel\_backward\_vector、および backward\_f\_codeは、MPEG2では使用されない固定データである。

図8に、picture\_coding\_extensionのデータ構成を示す。picture\_coding\_extensionは、extension\_start\_code、extension\_start\_code\_identifier、f\_code[0][0]、f\_code[0][1]、f\_code[1][0]、f\_code[1][1]、intra\_dc\_precision、picture\_structure、top\_field\_first、frame\_pred\_frame\_dct、concealment\_motion\_vectors、q\_scale\_type、intra\_vlc\_format、alternate\_scan、repeat\_first\_field、chroma\_420\_type、progressive\_frame、composite\_display\_flag、v\_axis、field\_sequence、sub\_carrier、burst\_amplitude、およびsub\_carrier\_phase等から構成される。

extension\_start\_codeは、ピクチャ層のエクステンションデータのスタートを示す開始コードである。extension\_start\_code\_identifierは、どの拡張データが送られるかを示すコードである。f\_code[0][0]は、フォワード方向の水平動きベクトル探索範囲を表すデータである。f\_code[0][1]は、フォワード方向の垂直動きベクトル探索範囲を表すデータである。f\_code[1][0]は、バックワード方向の水平動きベクトル探索範囲を表すデータである。f\_code[1][1]は、バックワード方向の垂直動きベクトル探索範囲を表すデータである。

intra\_dc\_precisionは、DC係数の精度を表すデータである。ブロック内の各画素の輝度および色差信号を表した行列fに、DCTを施すと、 $8 \times 8$ のDCT係数行列Fが得られる。この行列Fの左上隅の係数をDC係数と呼ぶ。DC係数はブロッ

ク内の平均輝度、平均色差を表わす信号である。picture\_structureは、フレームストラクチャかフィールドストラクチャかを示すデータであり、フィールドストラクチャの場合は、上位フィールドか下位フィールドかもあわせて示すデータである。top\_field\_firstは、フレームストラクチャの場合、最初のフィールドが上位か下位かを示すデータである。frame\_predictive\_frame\_dctは、フレームストラクチャの場合、フレーム・モードDCTの予測がフレーム・モードだけであることを示すデータである。concealment\_motion\_vectorsは、イントラマクロブロックに伝送エラーを隠蔽するための動きベクトルがついていることを示すデータである。

q\_scale\_typeは、線形量子化スケールを利用するか、非線形量子化スケールを利用するかを示すデータである。intra\_vlc\_formatは、イントラマクロブロックに、別の2次元VLC (Variable Length Coding) を使うか否かを示すデータである。alternate\_scanは、ジグザグスキャンを使うか、オルタネート・スキャンを使うかの選択を表すデータである。repeat\_first\_fieldは、2:3プルダウンの際に使われるデータである。chroma\_420\_typeは、信号フォーマットが4:2:0の場合、次のprogressive\_frameと同じ値であり、そうでない場合は0を表すデータである。progressive\_frameは、このピクチャが、順次走査かインタレースフィールドかを示すデータである。composite\_display\_flagは、ソース信号がコンポジット信号であったかどうかを示すデータである。v\_axis、field\_sequence、sub\_carrier、burst\_amplitude、およびsub\_carrier\_phaseは、ソース信号がコンポジット信号の場合に使われるデータである。

図9に、picture\_dataのデータ構成を示す。picture\_data() 関数によって定義されるデータエレメントは、slice() 関数によって定義されるデータエレメントである。このslice() 関数によって定義されるデータエレメントは、ビットストリーム中に少なくとも1個記述されている。

slice() 関数は、図10に示されるように、slice\_start\_code、quantiser\_scale\_code、intra\_slice\_flag、intra\_slice、reserved\_bits、extra\_bit\_slice、およびextra\_information\_slice等のデータエレメントと、macroblock() 関数によって定義される。

slice\_start\_codeは、slice () 関数によって定義されるデータエレメントのスタートを示すスタートコードである。quantiser\_scale\_codeは、このスライス層に存在するマクロブロックに対して設定された量子化ステップサイズを示すデータであるが、マクロブロック毎に、quantiser\_scale\_codeが設定されている場合には、各マクロブロックに対して設定されたmacroblock\_quantiser\_scale\_codeのデータが優先して使用される。

intra\_slice\_flagは、ビットストリーム中にintra\_sliceおよびreserved\_bitsが存在するか否かを示すフラグである。intra\_sliceは、スライス層中にノンイントラマクロブロックが存在するか否かを示すデータである。スライス層におけるマクロブロックのいずれかがノンイントラマクロブロックである場合には、intra\_sliceは「0」となり、スライス層におけるマクロブロックの全てがノンイントラマクロブロックである場合には、intra\_sliceは「1」となる。reserved\_bitsは、7ビットのデータであって「0」の値を取る。extra\_bit\_sliceは、追加の情報が存在することを示すフラグであって、次にextra\_information\_sliceが存在する場合には「1」に設定され、追加の情報が存在しない場合には「0」に設定される。

これらのデータエレメントの次には、macroblock () 関数によって定義されたデータエレメントが記述されている。macroblock () 関数は、図 11 に示すように、macroblock\_escape、macroblock\_address\_increment、およびquantiser\_scale\_code、およびmarker\_bit等のデータエレメントと、macroblock\_modes () 関数、motion\_vectors (s) 関数、およびcoded\_block\_pattern () 関数によって定義されたデータエレメントを記述するための関数である。

macroblock\_escapeは、参照マクロブロックと前のマクロブロックとの水平方向の差が3 4以上であるか否かを示す固定ビット列である。参照マクロブロックと前のマクロブロックとの水平方向の差が3 4以上の場合には、macroblock\_address\_incrementの値に3 3が加えられる。macroblock\_address\_incrementは、参照マクロブロックと前のマクロブロックとの水平方向の差を示すデータである。もし、macroblock\_address\_incrementの前にmacroblock\_escapeが1つ存在するのであれば、このmacroblock\_address\_incrementの値に3 3を加えた値が、実際の参

照マクロブロックと前のマクロブロックとの水平方向の差分を示すデータとなる。

quantiser\_scale\_codeは、各マクロブロックに設定された量子化ステップサイズを示すデータであり、macroblock\_quantが「1」のときだけ存在する。各スライス層には、スライス層の量子化ステップサイズを示すslice\_quantiser\_scale\_codeが設定されているが、参照マクロブロックに対してscale\_codeが設定されている場合には、この量子化ステップサイズを選択する。

macroblock\_address\_incrementの次には、macroblock\_modes () 関数によって定義されるデータエレメントが記述されている。macroblock\_modes () 関数は、図12に示すように、macroblock\_type、frame\_motion\_type、field\_motion\_type、dct\_type等のデータエレメントを記述するための関数である。macroblock\_typeは、マクロブロックの符号化タイプを示すデータである。

macroblock\_motion\_forward又はmacroblock\_motion\_backwardが「1」であり、ピクチャ構造がフレームであり、更にframe\_pred\_frame\_dctが「0」である場合には、macroblock\_typeを表わすデータエレメントの次にframe\_motion\_typeを表わすデータエレメントが記述されている。なお、このframe\_pred\_frame\_dctは、frame\_motion\_typeがビットストリーム中に存在するか否かを示すフラグである。

frame\_motion\_typeは、フレームのマクロブロックの予測タイプを示す2ビットのコードである。予測ベクトルが2個で、フィールドベースの予測タイプであれば、frame\_motion\_typeは「00」であり、予測ベクトルが1個で、フィールドベースの予測タイプであれば、frame\_motion\_typeは「01」であり、予測ベクトルが1個で、フレームベースの予測タイプであれば、frame\_motion\_typeは「10」であり、予測ベクトルが1個で、デュアルプライムの予測タイプであれば、frame\_motion\_typeは「11」である。

field\_motion\_typeは、フィールドのマクロブロックの動き予測を示す2ビットのコードである。予測ベクトルが1個でフィールドベースの予測タイプであれば「01」であって、予測ベクトルが2個で $18 \times 8$ マクロブロックベースの予測タイプであれば「10」であって、予測ベクトルが1個でデュアルプライムの予測タイプであれば「11」である。

ピクチャ構造がフレームであり、frame\_pred\_frame\_dctが、そのビットストリ

ーム中にframe\_motion\_typeが存在することを示し、frame\_pred\_frame\_dctが、そのビットストリーム中にdct\_typeが存在することを示している場合、macroblock\_typeを表わすデータエレメントの次にはdct\_typeを表わすデータエレメントが記述されている。なお、dct\_typeは、DCTがフレームDCTモードか、フィールドDCTモードかを示すデータである。

MPEG2のストリームにおいて、以上説明したそれぞれのデータエレメントは、start codeと称される、特殊なビットパターンで開始される。これらのスタートコードは、別の状況では、ビデオストリーム中に現れない特定のビットパターンである。各スタートコードは、スタートコードプレフィクスと、それに続くスタートコード値から構成される。スタートコードプレフィクスは、ビット列“0000 0000 0000 0000 0001”である。スタートコード値は、スタートコードのタイプを識別する8ビットの整数である。

図13に、MPEG2の各start codeの値を示す。多くのスタートコードは、1個のスタートコード値より示される。しかし、slice\_start\_codeは、01乃至AFの複数のスタートコード値により示され、このスタートコード値は、スライスに対する垂直位置を表わす。これらのスタートコードは、全てバイト単位であるため、スタートコードプレフィクスの最初のビットがバイトの最初のビットになるように、スタートコードプレフィクスの前に、複数のビット“0”が挿入され、スタートコードがバイト単位になるように調整される。

図14は、従来のMP@MLに対応したMPEGビデオデコーダの回路構成を示すブロック図である。

MPEGビデオデコーダは、ストリーム入力回路11、バッファ制御回路12、クロック発生回路13、スタートコード検出回路14、デコーダ15、動き補償回路16、および表示出力回路17から構成されるIC (integrated circuit) 1と、ストリームバッファ21およびビデオバッファ22で構成され、例えば、DRAM (Dynamic Random Access Memory) からなるバッファ2により構成される。

IC1のストリーム入力回路11は、高能率符号化された符号化ストリームの入力を受け、バッファ制御回路12に供給する。バッファ制御回路12は、クロック発生回路13から供給される基本クロックに従って、入力された符号化スト

リームをバッファ2のストリームバッファ21に入力する。ストリームバッファ21は、MP@MLのデコードに要求されるVBVバッファサイズである1,835,008ビットの容量を有する。ストリームバッファ21に保存されている符号化ストリームは、バッファ制御回路12の制御に従って、先に書き込まれたデータから順に読み出され、スタートコード検出回路14に供給される。スタートコード検出回路14は、入力されたストリームから、図13を用いて説明したスタートコードを検出し、検出したスタートコードおよび入力されたストリームをデコーダ15に出力する。

デコーダ15は、入力されたストリームをMPEGシンタックスに基づいて、デコードする。デコーダ15は、入力されたスタートコードに従って、まず、ピクチャ層のヘッダパラメータをデコードし、それを基に、スライス層をマクロブロックに分離してマクロブロックをデコードし、その結果得られる予測ベクトルおよび画素を、動き補償回路16に出力する。

MPEGでは、画像の時間的冗長性を利用して、近接した画像間で動き補償した差分を得ることにより、符号化効率を改善している。MPEGビデオデコーダでは、動き補償を用いた画素に対しては、現在デコードしている画素にその動きベクトルが示す参照画像の画素データを加算することにより動き補償を行い、符号化前の画像データに復号する。

デコーダ15から出力されるマクロブロックが動き補償を使用していない場合、動き補償回路16は、その画素データを、バッファ制御回路12を介して、バッファ2のビデオバッファ22に書き込み、表示出力に備えるとともに、この画素データが、他の画像の参照データとされる場合に備える。

デコーダ15から出力されるマクロブロックが動き補償を使用している場合、動き補償回路16は、デコーダ15から出力される予測ベクトルに従って、バッファ制御回路12を介して、バッファ2のビデオバッファ22から参照画素データを読み出す。そして、読み出した参照画素データを、デコーダ15から供給された画素データに加算し、動き補償を行う。動き補償回路16は、動き補償を行った画素データを、バッファ制御回路12を介してバッファ2のビデオバッファ22に書き込み、表示出力に備えるとともに、この画素データが、他の画素の参



照データとされる場合に備える。

表示出力回路 17 は、デコードした画像データを出力するための同期タイミング信号を発生し、このタイミングを基に、バッファ制御回路 12 を介して、ビデオバッファ 22 から画素データを読み出し、復号ビデオ信号として出力する。

以上説明したように、MPEG2ストリームは階層構造を有している。図2を用いて説明したピクチャ層のsequence\_header乃至picture\_coding\_extensionのデータは、図1を用いて説明したプロファイルおよびレベルが異なる場合においても、そのデータ量は、あまり変更されない。一方、スライス層以下のデータ量は、符号化する画素数に依存する。

図1より、HLにおいて、1枚のピクチャで処理しなければならないマクロブロックの数は、MLに対して約6倍になる。更に、図3Bより、4:2:2Pにおいて、1個のマクロブロックで処理するブロックの数は、MPの4/3倍になる。

すなわち、図14を用いて説明したMP@MLに対応したビデオデコーダで、4:2:2P@HLの符号化ストリームを復号しようとした場合、VBVバッファサイズおよび画素数の増加に伴って、ストリームバッファ21のバッファサイズが不足する。また、ビットレートの増加に伴い、入力ストリームのストリームバッファ21へのアクセスが増加し、画素数の増加に伴って、動き補償回路16のビデオバッファ22へのアクセスが増加するため、バッファ制御回路12の制御が間に合わなくなる。更に、ビットレートの増加、マクロブロックおよびブロック数の増加に伴って、デコーダ15の処理が間に合わなくなる。

今日の半導体技術の進展により、信号処理回路、メモリ（バッファ）回路とも、その動作速度は著しく向上している。しかしながら、現在のML@MPの復号技術では、4:2:2P@HLを復号するまでには至っていない。一般に、このような高速の信号処理を行おうとした場合、回路規模が大幅に増加し、部品点数の増加および消費電力の増加を招いてしまう。

## 発明の開示

本発明はこのような状況に鑑みてなされたものであり、今日の半導体技術を用

いて、実現可能な回路規模で実時間動作が可能な4:2:2 P@HLに対応したビデオデコーダを実現することができるようにするものである。

本発明の第1の復号装置は、符号化ストリームを復号する複数の復号手段と、複数の復号手段を並行して動作させるように制御する復号制御手段とを備えることを特徴とする。

複数の復号手段には、復号処理の終了を示す信号を復号制御手段に出力させるようにすることができ、復号制御手段には、復号処理の終了を示す信号を出力した復号手段に、符号化ストリームを復号させるように制御させることができる。

符号化ストリームをバッファリングする第1のバッファ手段と、符号化ストリームから、符号化ストリームに含まれる所定の情報の単位の始まりを表わすスタートコードを読み出すとともに、第1のバッファ手段に、スタートコードが保持されている位置に関する位置情報を読み出す読み出し手段と、読み出し手段により読み出された、スタートコードおよび位置情報をバッファリングする第2のバッファ手段と、第1のバッファ手段による符号化ストリームのバッファリング、および第2のバッファ手段によるスタートコードおよび位置情報のバッファリングを制御するバッファリング制御手段とを更に備えさせるようにすることができる。

符号化ストリームは、ISO/IEC13818-2およびITU-T勧告H.262に規定されたMP EG2の符号化ストリームとすることができる。

複数の復号手段により復号され、出力された複数の画像データのうちの所定のものを選択する選択手段と、選択手段により選択された画像データの入力を受け、必要に応じて動き補償を施す動き補償手段とを更に備えさせるようにすることができる。

復号手段には、復号処理が終了したことを示す終了信号を選択手段に出力させるようにすることができ、選択手段には、複数の復号手段のそれぞれの処理状態に対応する値を記憶する記憶手段を有し、記憶手段の値が全て第1の値になった場合、復号処理が終了したことを示す終了信号を出力している復号手段に対応する記憶手段に記憶されている値を、第1の値から第2の値に変更させ、対応する記憶手段に記憶されている値が第2の値である復号手段により復号された画像デ

ータのうち、いずれかの画像データを選択させ、選択された画像データを復号した復号手段に対応する記憶手段に記憶されている値を第1の値に変更させるようにすることができる。

選択手段により選択された画像データ、または動き補償手段により動き補償が施された画像データを保持する保持手段と、選択手段により選択された画像データ、および動き補償手段により動き補償が施された画像データの保持手段による保持を制御する保持制御手段とを更に備えさせるようにすることができる。

保持手段には、画像データの輝度成分と色差成分をそれぞれ分けて保持させるようにすることができる。

復号手段に供給される符号化ストリームのフレームの順番を変更する変更手段を更に備えさせるようにすることができ、保持手段には、画像シーケンス内のイントラ符号化フレームおよび前方向予測符号化フレームを合計したフレーム数より少なくとも2つ多い数のフレームを保持させるようにすることができ、変更手段には、符号化ストリームを逆転再生させるための所定の順番になるように、符号化ストリームのフレームの順番を変更させるようにすることができる。

保持手段により保持されている画像データを読み出して出力する出力手段を更に備えさせるようにすることができ、所定の順番とは、イントラ符号化フレーム、前方向予測符号化フレーム、双方向予測符号化フレームの順番であり、かつ、双方向予測符号化フレーム内での順番は、符号化の順番とは逆であるものとすることができ、出力手段には、復号手段により復号され、保持手段により保持されている双方向予測符号化フレームを順次読み出して出力するとともに、所定のタイミングで、保持手段により保持されているイントラ符号化フレーム、もしくは前方向予測符号化フレームを読み出して、双方向予測符号化フレームの間の所定の位置に挿入して出力させるようにすることができる。

所定の順番とは、出力手段によりイントラ符号化フレーム、もしくは前方向予測符号化フレームが出力されるタイミングで、復号手段により復号された、一つ前の画像シーケンスのイントラ符号化フレームもしくは前方向予測符号化フレームが、保持手段により保持されるような順番であるものとするすることができる。

符号化ストリームを復号するために必要な情報を記録する記録手段と、記録手

段による情報の記録および情報の復号手段への供給を制御する制御手段とを更に備えさせるようにすることができ、符号化ストリームは、情報を含むものとしてことができ、制御手段には、復号手段の復号処理に必要な情報を選択して、復号手段に供給させるようにすることができる。

制御手段が復号手段に供給する情報は、復号手段により復号されているフレームに対応する上位層符号化パラメータであるものとしてすることができる。

保持手段により保持されている画像データを読み出して出力する出力手段を更に備えさせるようにすることができ、復号手段は、符号化ストリームを通常再生に必要な処理速度のN倍速で復号することが可能であるものとしてことができ、出力手段は、保持手段により保持されている画像データのうちNフレーム毎の画像データを出力することが可能であるものとしてすることができる。

符号化ストリームを保持する第1の保持手段と、符号化ストリームから、符号化ストリームに含まれる所定の情報の単位の始まりを表わすスタートコードを読み出すとともに、第1の保持手段に、スタートコードが保持されている位置に関する位置情報を読み出す読み出し手段と、読み出し手段により読み出された、スタートコードおよび位置情報を保持する第2の保持手段と、第1の保持手段による符号化ストリームの保持、および第2の保持手段によるスタートコードおよび位置情報の保持を制御する第1の保持制御手段と、複数の復号手段により復号され、出力された複数の画像データのうちの所定のものを選択する選択手段と、選択手段により選択された画像データの入力を受け、必要に応じて動き補償を施す動き補償手段と、選択手段により選択された画像データ、または動き補償手段により動き補償が施された画像データを保持する第3の保持手段と、選択手段により選択された画像データ、および動き補償手段により動き補償が施された画像データの第3の保持手段による保持を、第1の保持制御手段とは独立して制御する第2の保持制御手段とを更に備えさせることができる。

本発明の第1の復号方法は、符号化ストリームを復号する複数の復号ステップと、複数の復号ステップの処理を並行して動作させるように制御する復号制御ステップとを含むことを特徴とする。

本発明の第1の記録媒体に記録されているプログラムは、符号化ストリームを

復号する複数の復号ステップと、複数の復号ステップの処理を並行して動作させるように制御する復号制御ステップとを含むことを特徴とする。

本発明の第1のプログラムは、符号化ストリームを復号する複数の復号ステップと、複数の復号ステップの処理を並行して動作させるように制御する復号制御ステップとを含むことを特徴とする。

本発明の第2の復号装置は、符号化ストリームを復号する複数のスライスデコーダと、複数のスライスデコーダを並行して動作させるように制御するスライスデコーダ制御手段とを備えることを特徴とする。

本発明の第2の復号方法は、符号化ストリームを復号する複数のスライスデコーダによる復号を制御する復号制御ステップと、復号制御ステップを並行して処理させるように制御するスライスデコーダ制御ステップとを含むことを特徴とする。

本発明の第2の記録媒体に記録されているプログラムは、符号化ストリームを復号する複数のスライスデコーダによる復号を制御する復号制御ステップと、復号制御ステップを並行して処理させるように制御するスライスデコーダ制御ステップとを含むことを特徴とする。

本発明の第2のプログラムは、符号化ストリームを復号する複数のスライスデコーダによる復号を制御する復号制御ステップと、復号制御ステップを並行して処理させるように制御するスライスデコーダ制御ステップとを含むことを特徴とする。

本発明の第3の復号装置は、ソース符号化ストリームのピクチャを構成するスライス毎に、ソース符号化ストリームをデコードする複数のスライスデコーダと、複数のスライスデコーダのデコードステータスを監視するとともに、複数のスライスデコーダを制御する制御手段とを備え、制御手段は、ピクチャに含まれるスライスの順番に関係なく、スライスデコーダによるピクチャのデコード処理が最も早くなるように、スライスを複数のスライスデコーダに割り当てることを特徴とする。

本発明の第3の復号方法は、複数のスライスデコーダによる、ソース符号化ストリームのピクチャを構成するスライス毎のソース符号化ストリームのデコード

処理を制御するデコード処理制御ステップと、複数のスライスデコーダのデコードステータスを監視するとともに、複数のスライスデコーダを制御する制御ステップとを含み、制御ステップの処理では、ピクチャに含まれるスライスの順番に関係なく、スライスデコーダにおいて実行されるデコード処理が最も早くなるように、スライスを複数のスライスデコーダに割り当てることを特徴とする。

本発明の第3のプログラムは、複数のスライスデコーダによる、ソース符号化ストリームのピクチャを構成するスライス毎のソース符号化ストリームのデコード処理を制御するデコード処理制御ステップと、複数のスライスデコーダのデコードステータスを監視するとともに、複数のスライスデコーダを制御する制御ステップとを含み、制御ステップの処理では、ピクチャに含まれるスライスの順番に関係なく、スライスデコーダにおいて実行されるデコード処理が最も早くなるように、スライスを複数のスライスデコーダに割り当てることを特徴とする。

本発明の第4の復号装置は、ソース符号化ストリームのピクチャを構成するスライス毎に、ソース符号化ストリームをデコードする複数のスライスデコーダと、複数のスライスデコーダのデコードステータスを監視するとともに、複数のスライスデコーダを制御する制御手段とを備え、制御手段は、ピクチャに含まれるスライスの順番に関係なく、複数のスライスデコーダのうちデコードが終了したスライスデコーダに、デコードすべきスライスを割り当てることを特徴とする。

本発明の第4の復号方法は、複数のスライスデコーダによる、ソース符号化ストリームのピクチャを構成するスライス毎のソース符号化ストリームのデコード処理を制御するデコード処理制御ステップと、複数のスライスデコーダのデコードステータスを監視するとともに、複数のスライスデコーダを制御する制御ステップとを含み、制御ステップの処理では、ピクチャに含まれるスライスの順番に関係なく、複数のスライスデコーダのうち、デコード処理制御ステップの処理によりデコード処理が終了したスライスデコーダに、デコードすべきスライスを割り当てることを特徴とする。

本発明の第4のプログラムは、複数のスライスデコーダによる、ソース符号化ストリームのピクチャを構成するスライス毎のソース符号化ストリームのデコード処理を制御するデコード処理制御ステップと、複数のスライスデコーダのデコ

ードステータスを監視するとともに、複数のスライスデコーダを制御する制御ステップとを含み、制御ステップの処理では、ピクチャに含まれるスライスの順番に関係なく、複数のスライスデコーダのうち、デコード処理制御ステップの処理によりデコード処理が終了したスライスデコーダに、デコードすべきスライスを割り当ててることを特徴とする。

本発明の第1の復号装置、復号方法、およびプログラムにおいては、符号化ストリームが復号され、復号処理を並行して動作させるように、復号処理が制御される。

本発明の第2の復号装置、復号方法、およびプログラムにおいては、符号化ストリームが複数のスライスデコーダによって復号され、複数のスライスデコーダによる復号処理が並行して行われる。

本発明の第3の復号装置、復号方法、およびプログラムにおいては、ソース符号化ストリームのピクチャを構成するスライス毎に、ソース符号化ストリームがデコードされ、複数のスライスデコーダのデコードステータスが監視されるとともに、複数のスライスデコーダが制御され、ピクチャに含まれるスライスの順番に関係なく、スライスデコーダにおいて実行されるデコード処理が最も早くなるように、スライスが複数のスライスデコーダに割り当てられる。

本発明の第4の復号装置、復号方法、およびプログラムにおいては、ソース符号化ストリームのピクチャを構成するスライス毎に、ソース符号化ストリームがデコードされ、複数のスライスデコーダのデコードステータスが監視されるとともに、複数のスライスデコーダが制御され、ピクチャに含まれるスライスの順番に関係なく、複数のスライスデコーダのうちデコードが終了したスライスデコーダに、デコードすべきスライスが割り当てられる。

#### 図面の簡単な説明

図1は、MPEG2の、プロファイルとレベルによる、各パラメータの上限値を説明するための図である。

図 2 は、MPEG2 ビットストリームの階層構造を説明するための図である。

図 3 A, B は、マクロブロック層を説明するための図である。

図 4 は、sequence\_header のデータ構造を説明するための図である。

図 5 は、sequence\_extension のデータ構造を説明するための図である。

図 6 は、GOP\_header のデータ構造を説明するための図である。

図 7 は、picture\_header のデータ構造を説明するための図である。

図 8 は、picture\_coding\_extension のデータ構造を説明するための図である。

図 9 は、picture\_data のデータ構造を説明するための図である。

図 10 は、slice のデータ構造を説明するための図である。

図 11 は、macroblock のデータ構造を説明するための図である。

図 12 は、macroblock\_modes のデータ構造を説明するための図である。

図 13 は、スタートコードを説明するための図である。

図 14 は、従来の ML@MP の符号化ストリームをデコードするビデオデコーダの構成を示すブロック図である。

図 15 は、本発明を適応したビデオデコーダの構成を示すブロック図である。

図 16 は、スライスデコーダ制御回路の処理について説明するためのフローチャートである。

図 17 は、スライスデコーダ制御回路の処理の具体例を説明するための図である。

図 18 は、動き補償回路によるスライスデコーダの調停処理を説明するためのフローチャートである。

図 19 は、動き補償回路によるスライスデコーダの調停処理の具体例を説明するための図である。

図 20 は、図 15 の MPEG ビデオデコーダを備えた再生装置の構成を示すブロック図である。

図 21 は、エンコーダに入力されて符号化される MPEG ビデオ信号のピクチャ構成を示す図である。

図 22 は、フレーム間予測を用いた MPEG の画像符号化の例を示す図である。

図 23 は、MPEG 符号化ストリームが順方向に再生される場合の復号処理につい



て説明するための図である。

図 2 4 は、MPEG 符号化ストリームが逆転再生される場合の復号処理について説明するための図である。

発明を実施するための最良の形態

以下、図を参照して、本発明の実施の形態について説明する。

図 1 5 は、本発明を適応した、MPEG ビデオデコーダの回路構成を示すブロック図である。

図 1 5 の MPEG ビデオデコーダは、ストリーム入力回路 4 1、スタートコード検出回路 4 2、ストリームバッファ制御回路 4 3、クロック発生回路 4 4、ピクチャデコーダ 4 5、スライスデコーダ制御回路 4 6、スライスデコーダ 4 7 乃至 4 9、動き補償回路 5 0、輝度バッファ制御回路 5 1、色差バッファ制御回路 5 2、および表示出力回路 5 3 から構成される IC 3 1、ストリームバッファ 6 1 およびスタートコードバッファ 6 2 で構成され、例えば、DRAM からなるバッファ 3 2、輝度バッファ 7 1 および色差バッファ 7 2 で構成され、例えば、DRAM からなるビデオバッファ 3 3、コントローラ 3 4、並びに、ドライブ 3 5 で構成される。

ストリーム入力回路 4 1 は、高能率符号化された符号化ストリームの入力を受け、スタートコード検出回路 4 2 に供給する。スタートコード検出回路 4 2 は、入力された符号化ストリームをストリームバッファ制御回路 4 3 に供給するとともに、図 1 3 を用いて説明したスタートコードを検出して、それを基に、そのスタートコードの種類と、ストリームバッファ 6 1 にそのスタートコードが書き込まれる位置を示す書き込みポイントとを含む、スタートコード情報を生成し、ストリームバッファ制御回路 4 3 に供給する。

クロック発生回路 4 4 は、図 1 4 を用いて説明したクロック発生回路 1 3 の 2 倍の基本クロックを発生し、ストリームバッファ制御回路 4 3 に供給する。ストリームバッファ制御回路 4 3 は、クロック発生回路 4 4 から供給される基本クロックに従って、入力された符号化ストリームを、バッファ 3 2 のストリームバッファ 6 1 に書き込み、入力されたスタートコード情報を、バッファ 3 2 のスター

トコードバッファ 6 2 に書き込む。

MPEGビデオデコーダが、4 : 2 : 2 P@HLのMPEG符号化ストリームを順方向に再生することができるようになされている場合、ストリームバッファ 6 1 は、少なくとも、4 : 2 : 2 P@HLのデコードに要求されるV B Vバッファサイズである4 7,185,920ビットの容量を有している。また、MPEGビデオデコーダが、逆転再生を実行することができるようになされている場合、ストリームバッファ 6 1 は、少なくとも、2 GOP分のデータを記録することができる容量を有している。

ピクチャデコーダ 4 5 は、ストリームバッファ制御回路 4 3 を介して、スタートコードバッファ 6 2 からスタートコード情報を読み出す。例えば、デコード開始時は、図 2 を用いて説明したsequence\_headerからデコードが開始されるので、ピクチャデコーダ 4 5 は、図 4 を用いて説明したスタートコードであるsequence\_header\_codeに対応する書き込みポインタをスタートコードバッファ 6 2 から読み出し、その書き込みポインタを基に、ストリームバッファ 6 1 からsequence\_headerを読み出してデコードする。続いて、ピクチャデコーダ 4 5 は、sequence\_headerの読み出しと同様に、sequence\_extension、GOP\_header、picture\_coding\_extension等をストリームバッファ 6 1 から読み出してデコードする。

ピクチャデコーダ 4 5 が、スタートコードバッファ 6 2 から、最初のslice\_start\_codeを読み出した時点で、そのピクチャのデコードに必要な全てのパラメータが揃ったことになる。ピクチャデコーダ 4 5 は、デコードしたピクチャ層のパラメータを、スライスデコーダ制御回路 4 6 に出力する。

スライスデコーダ制御回路 4 6 は、ピクチャ層のパラメータの入力を受け、ストリームバッファ制御回路 4 3 を介して、スタートコードバッファ 6 2 から、対応するスライスのスタートコード情報を読み出す。また、スライスデコーダ制御回路 4 6 は、スライスデコーダ 4 7 乃至 4 9 のいずれかにデコードさせるスライスが、符号化ストリームに含まれる何番目のスライスであるかを示すレジスタを有し、そのレジスタを参照しながら、ピクチャ層のパラメータと、スタートコード情報に含まれるスライスの書き込みポインタをスライスデコーダ 4 7 乃至 4 9 のいずれかに供給する。スライスデコーダ制御回路 4 6 が、スライスデコーダ 4 7 乃至 4 9 のうち、デコードを実行させるスライスデコーダを選択する処理につ

いては、図 16 および図 17 を用いて後述する。

スライスデコーダ 47 は、マクロブロック検出回路 81、ベクトル復号回路 82、逆量子化回路 83、および逆 DCT 回路 84 で構成され、スライスデコーダ制御回路 46 から入力されたスライスの書き込みポインタを基に、対応するスライスを、ストリームバッファ制御回路 43 を介してストリームバッファ 61 から読み出す。そして、スライスデコーダ制御回路 46 から入力されたピクチャ層のパラメータに従って、読み出したスライスをデコードして、動き補償回路 50 に出力する。

マクロブロック検出回路 81 は、スライス層のマクロブロックを分離し、各マクロブロックのパラメータをデコードし、可変長符号化された各マクロブロックの予測モードおよび予測ベクトルをベクトル復号回路 82 に供給し、可変長符号化された係数データを逆量子化回路 83 に供給する。ベクトル復号回路 82 は、可変長符号化された、各マクロブロックの予測モードおよび予測ベクトルをデコードして、予測ベクトルを復元する。逆量子化回路 83 は、可変長符号化された係数データをデコードして逆 DCT 回路 84 に供給する。逆 DCT 回路 84 は、デコードされた係数データに逆 DCT を施し、符号化前の画素データに復元する。

スライスデコーダ 47 は、動き補償回路 50 に、デコードしたマクロブロックに対する動き補償の実行を要求し（すなわち、図中、REQ で示される信号を 1 にする）、動き補償回路 50 から動き補償の実行要求に対する受付を示す信号（図中 ACK で示される信号）を受けて、デコードされた予測ベクトルおよびデコードされた画素を動き補償回路 50 に供給する。スライスデコーダ 47 は、ACK 信号の入力を受けて、デコードされた予測ベクトルおよびデコードされた画素を動き補償回路 50 に供給した後に、REQ 信号を 1 から 0 に変更する。そして、次に入力されたマクロブロックのデコードが終了した時点で、REQ 信号を、再び 0 から 1 に変更する。

また、スライスデコーダ 48 のマクロブロック検出回路 85 乃至逆 DCT 回路 88 およびスライスデコーダ 49 のマクロブロック検出回路 89 乃至逆 DCT 回路 92 においても、スライスデコーダ 47 のマクロブロック検出回路 81 乃至逆 DCT 回路 84 と同様の処理が行われるので、その説明は省略する。

動き補償回路50は、スライスデコーダ47乃至49から入力されたデータの動き補償が終了したか否かを示すReg\_REQ\_A、Reg\_REQ\_BおよびReg\_REQ\_Cの3つのレジスタを有し、これらのレジスタの値を参照しながら、適宜、スライスデコーダ47乃至49のうちの1つを選んで、動き補償実行要求を受け付け（すなわち、REQ信号に対して、ACK信号を出力して、予測ベクトルと画素の入力を受け）、動き補償処理を実行する。このとき、動き補償回路50は、スライスデコーダ47乃至49のうち、所定のタイミングにおいてREQ信号が1であるスライスデコーダ47乃至49に対する動き補償が、それぞれ1回ずつ終了した後に、次の動き補償要求を受け付ける。例えば、スライスデコーダ47が連続して動き補償要求を出しても、スライスデコーダ48およびスライスデコーダ49の動き補償が終了するまで、スライスデコーダ47の2つ目の動き補償要求は受け付けられない。動き補償回路50が、スライスデコーダ47乃至49のいずれのデコーダの出力に対して動き補償を実行するかを選択する処理については、図18および図19を用いて後述する。

スライスデコーダ47乃至49のいずれかから入力されるマクロブロックが動き補償を使用していない場合、動き補償回路50は、その画素データが輝度データであれば、輝度バッファ制御回路51を介して、ビデオバッファ33の輝度バッファ71に書き込み、その画素データが色差データであれば、色差バッファ制御回路52を介して、ビデオバッファ33の色差バッファ72に書き込み、表示出力に備えるとともに、この画素データが、他の画像の参照データとされる場合に備える。

また、スライスデコーダ47乃至49のいずれかから出力されるマクロブロックが動き補償を使用している場合、動き補償回路50は、スライスデコーダ47乃至49のうち対応するデコーダから入力される予測ベクトルに従って、その画素データが輝度データであれば、輝度バッファ制御回路51を介して、輝度バッファ71から参照画素を読み込み、その画素データが色差データであれば、色差バッファ制御回路52を介して、色差バッファ72から参照画素データを読み込む。そして、動き補償回路50は、読み込んだ参照画素データを、スライスデコーダ47乃至49のいずれかから供給された画素データに加算し、動き補償を行

う。

動き補償回路 50 は、動き補償を行った画素データを、その画素データが輝度データであれば、輝度バッファ制御回路 51 を介して、輝度バッファ 71 に書き込み、その画素データが色差データであれば、色差バッファ制御回路 52 を介して、色差バッファ 72 に書き込み、表示出力に備えるとともに、この画素データが、他の画素の参照データとされる場合に備える。

表示出力回路 53 は、デコードした画像データを出力するための同期タイミング信号を発生し、このタイミングに従って、輝度バッファ制御回路 51 を介して、輝度バッファ 71 から輝度データを読み出し、色差バッファ制御回路 52 を介して、色差バッファ 72 から色差データを読み出して、復号ビデオ信号として出力する。

ドライブ 35 は、コントローラ 34 に接続されており、必要に応じて装着される磁気ディスク 101、光ディスク 102、光磁気ディスク 103、および半導体メモリ 104 などとデータの授受を行う。また、コントローラ 34 は、以上説明した IC 31、およびドライブ 35 の動作を制御するものである。コントローラ 34 は、例えば、ドライブに装着されている磁気ディスク 101、光ディスク 102、光磁気ディスク 103、および半導体メモリ 104 などに記録されているプログラムに従って、IC 31 に処理を実行させることができる。

次に、図 16 のフローチャートを参照して、スライスデコーダ制御回路 46 の処理について説明する。

ステップ S1 において、スライスデコーダ制御回路 46 は、処理するスライスが、符号化ストリームの何番目のスライスであるかを表わすレジスタの値を  $N=1$  とする。ステップ S2 において、スライスデコーダ制御回路 46 は、スライスデコーダ 47 が処理中であるか否かを判断する。

ステップ S2 において、スライスデコーダ 47 が処理中ではないと判断された場合、ステップ S3 において、スライスデコーダ制御回路 46 は、ピクチャ層のパラメータと、スタートコード情報に含まれるスライス  $N$  の書き込みポイントをスライスデコーダ 47 に供給し、スライスデコーダ 47 にスライス  $N$  をデコードさせ、処理はステップ S8 に進む。

ステップS 2において、スライスデコーダ4 7が処理中であると判断された場合、ステップS 4において、スライスデコーダ制御回路4 6は、スライスデコーダ4 8が処理中であるか否かを判断する。ステップS 4において、スライスデコーダ4 8が処理中ではないと判断された場合、ステップS 5において、スライスデコーダ制御回路4 6は、ピクチャ層のパラメータと、スタートコード情報に含まれるスライスNの書き込みポイントをスライスデコーダ4 8に供給し、スライスデコーダ4 8にスライスNをデコードさせ、処理はステップS 8に進む。

ステップS 4において、スライスデコーダ4 8が処理中であると判断された場合、ステップS 6において、スライスデコーダ制御回路4 6は、スライスデコーダ4 9が処理中であるか否かを判断する。ステップS 6において、スライスデコーダ4 9が処理中であると判断された場合、処理は、ステップS 2に戻り、それ以降の処理が繰り返される。

ステップS 6において、スライスデコーダ4 9が処理中ではないと判断された場合、ステップS 7において、スライスデコーダ制御回路4 6は、ピクチャ層のパラメータと、スタートコード情報に含まれるスライスNの書き込みポイントをスライスデコーダ4 9に供給し、スライスデコーダ4 9にスライスNをデコードさせ、処理はステップS 8に進む。

ステップS 8において、スライスデコーダ制御回路4 6は、処理するスライスが符号化ストリームの何番目のスライスであるかを示すレジスタの値を $N = N + 1$ とする。ステップS 9において、スライスデコーダ制御回路4 6は、全スライスのデコードが終了したか否かを判断する。ステップS 9において、全スライスのデコードが終了されていないと判断された場合、処理は、ステップS 2に戻り、それ以降の処理が繰り返される。ステップS 9において、全スライスのデコードが終了されたと判断された場合、処理が終了される。

図1 7は、図1 6を用いて説明したスライスデコーダ制御回路4 6の処理の具体例を示す図である。上述したように、ピクチャデコーダ4 5でピクチャ層のデータがデコードされ、そのパラメータがスライスデコーダ制御回路4 6に供給される。ここで、図1 6を用いて説明したステップS 1において、スライスデコーダ制御回路4 6は、レジスタの値を $N = 1$ とする。ステップS 2において、スラ

イスデコーダ47は処理中ではないと判断されるので、ステップS3において、スライスデコーダ制御回路46は、ピクチャ層のパラメータと、スタートコード情報に含まれるスライス1の書き込みポイントをスライスデコーダ47に供給し、スライスデコーダ47にスライスN ( $N=1$ ) をデコードさせ、ステップS8において、レジスタの値を $N=N+1$ とする。そして、ステップS9において、全スライスのデコードが終了していないと判断されるため、処理はステップS2に戻る。

ステップS2において、スライスデコーダ47は処理中であると判断される。そして、ステップS4において、スライスデコーダ48は処理中でないと判断されるので、ステップS5において、スライスデコーダ制御回路46は、ピクチャ層のパラメータと、スライス2の書き込みポイントを、スライスデコーダ48に供給し、スライスデコーダ48にスライスN ( $N=2$ ) をデコードさせ、ステップS8において、 $N=N+1$ とする。そして、ステップS9において、全スライスのデコードが終了していないと判断されるため、処理はステップS2に戻る。

ステップS2において、スライスデコーダ47は処理中であると判断され、ステップS4において、スライスデコーダ48は処理中であると判断される。そして、ステップS6において、スライスデコーダ49は処理中ではないと判断されるので、ステップS7において、スライスデコーダ処理回路は、ピクチャ層のパラメータと、スライス3の書き込みポイントを、スライスデコーダ49に供給し、スライスデコーダ49にスライスN ( $N=3$ ) をデコードさせ、ステップS8において、 $N=N+1$ とする。そして、ステップS9において、全スライスのデコードが終了していないと判断されるため、処理はステップS2に戻る。

スライスデコーダ47乃至49は、入力されたスライスのデコード処理を実施した後、デコード処理の完了を示す信号をスライスデコーダ制御回路46に出力する。すなわち、スライスデコーダ47乃至49のいずれかからスライス2のデコードの完了を示す信号が入力されるまで、スライスデコーダ47乃至49は全て処理中であるので、ステップS2、ステップS4、およびステップS6の処理が繰り返される。そして、図17の図中Aで示されるタイミングで、スライスデコーダ48がデコード処理の完了を示す信号を、スライスデコーダ46に出力し

た場合、ステップS 4において、スライスデコーダ4 8 が処理中ではないと判断されるので、ステップS 5において、スライスデコーダ制御回路4 6 は、スライス4 の書き込みポインタを、スライスデコーダ4 8 に供給し、スライスデコーダ4 8 に、スライスN ( $N=4$ ) をデコードさせ、ステップS 8において、 $N=N+1$  とする。そして、ステップS 9において、全スライスのデコードが終了していないと判断されるため、処理はステップS 2に戻る。

そして、次にスライスデコーダ4 7乃至4 9のいずれかからデコード処理の完了を示す信号の入力を受けるまで、スライスデコーダ制御回路4 6 は、ステップS 2、ステップS 4、およびステップS 6の処理を繰り返す。図1 7においては、スライスデコーダ制御回路4 6 は、図中Bで示されるタイミングで、スライスデコーダ4 9からスライス3のデコードの終了を示す信号の入力を受けるので、ステップS 6において、スライスデコーダ4 9は処理中ではないと判断される。ステップS 7において、スライスデコーダ制御回路4 6 は、スライス5の書き込みポインタをスライスデコーダ4 9に供給し、スライスデコーダ4 9に、スライスN ( $N=5$ ) をデコードさせ、ステップS 8において、 $N=N+1$  とする。そして、ステップS 9において、全スライスのデコードが終了していないと判断されるため、処理はステップS 2に戻る。以下、最後のスライスのデコードが終了されるまで、同様の処理が繰り返される。

このように、スライスデコーダ制御回路4 6 は、スライスデコーダ4 7乃至4 9の処理状況を参照しながら、スライスのデコード処理を割り当てるので、複数のデコーダを効率よく使用することができる。

次に、図1 8のフローチャートを参照して、動き補償回路5 0による、スライスデコーダの調停処理について説明する。

ステップS 2 1において、動き補償回路5 0は、内部のレジスタReg\_REQ\_A、Reg\_REQ\_BおよびReg\_REQ\_Cを初期化する。すなわち、 $\text{Reg\_REQ\_A}=0$ 、 $\text{Reg\_REQ\_B}=0$ 、 $\text{Reg\_REQ\_C}=0$  とする。

ステップS 2 2において、動き補償回路5 0は、レジスタの値が全て0であるか否かを判断する。ステップS 2 2において、レジスタの値が全て0ではない(すなわち、1つでも1がある)と判断された場合、処理は、ステップS 2 4に



進む。

ステップS 2 2において、レジスタの値が全て0であると判断された場合、ステップS 2 3において、動き補償回路5 0は、スライスデコーダ4 7乃至4 9から入力されるR E Q信号を基に、レジスタの値を更新する。すなわち、スライスデコーダ4 7からR E Q信号が出力されている場合、Reg\_REQ\_A=1とし、スライスデコーダ4 8からR E Q信号が出力されている場合、Reg\_REQ\_B=1とし、スライスデコーダ4 9からR E Q信号が出力されている場合、Reg\_REQ\_C=1とする。そして処理は、ステップS 2 4に進む。

ステップS 2 4において、動き補償回路5 0は、Reg\_REQ\_A=1であるか否かを判断する。ステップS 2 4において、Reg\_REQ\_A=1であると判断された場合、ステップS 2 5において、動き補償回路5 0は、スライスデコーダ4 7にA C K信号を送信し、Reg\_REQ\_A=0とする。スライスデコーダ4 7は、動き補償回路5 0に、ベクトル復号回路8 2で復号された予測ベクトルと、逆D C T回路8 4で逆D C Tされた画素を出力する。そして処理は、ステップS 3 0に進む。

ステップS 2 4において、Reg\_REQ\_A=1ではないと判断された場合、ステップS 2 6において、動き補償回路5 0は、Reg\_REQ\_B=1であるか否かを判断する。ステップS 2 6において、Reg\_REQ\_B=1であると判断された場合、ステップS 2 7において、動き補償回路5 0は、スライスデコーダ4 8にA C K信号を送信し、Reg\_REQ\_B=0とする。スライスデコーダ4 8は、動き補償回路5 0に、ベクトル復号回路8 6で復号された予測ベクトルと、逆D C T回路8 8で逆D C Tされた画素を出力する。そして処理は、ステップS 3 0に進む。

ステップS 2 6において、Reg\_REQ\_B=1ではないと判断された場合、ステップS 2 8において、動き補償回路5 0は、Reg\_REQ\_C=1であるか否かを判断する。ステップS 2 8において、Reg\_REQ\_C=1ではないと判断された場合、処理は、ステップS 2 2に戻り、それ以降の処理が繰り返される。

ステップS 2 8において、Reg\_REQ\_C=1であると判断された場合、ステップS 2 9において、動き補償回路5 0は、スライスデコーダ4 9にA C K信号を送信し、Reg\_REQ\_C=0とする。スライスデコーダ4 9は、動き補償回路5 0に、ベクトル復号回路9 0で復号された予測ベクトルと、逆D C T回路9 2で逆D C Tさ

れた画素を出力する。そして処理は、ステップS 3 0に進む。

ステップS 3 0において、動き補償回路5 0は、スライスデコーダ4 7乃至4 9のいずれかから入力されたマクロブロックは、動き補償を使用しているか否かを判断する。

ステップS 3 0において、マクロブロックが動き補償を使用していると判断された場合、ステップS 3 1において、動き補償回路5 0は、入力されたマクロブロックに動き補償処理を行う。すなわち、動き補償回路5 0は、スライスデコーダ4 7乃至4 9のうち対応するデコーダから出力される予測ベクトルに従って、その画素データが輝度データであれば、輝度バッファ制御回路5 1を介して、輝度バッファ7 1から参照画素を読み出し、その画素データが色差データであれば、色差バッファ制御回路5 2を介して、色差バッファ7 2から参照画素データを読み出す。そして、動き補償回路5 0は、読み出した参照画素データを、スライスデコーダ4 7乃至4 9のいずれかから供給された画素データに加算し、動き補償を行う。

動き補償回路5 0は、動き補償を行った画素データを、その画素データが輝度データであれば、輝度バッファ制御回路5 1を介して、輝度バッファ7 1に書き込み、その画素データが色差データであれば、色差バッファ制御回路5 2を介して、色差バッファ7 2に書き込み、表示出力に備えるとともに、この画素データが、他の画素の参照データとされる場合に備える。そして、処理は、ステップS 2 2に戻り、それ以降の処理が繰り返される。

ステップS 3 0において、マクロブロックが動き補償を使用していないと判断された場合、ステップS 3 2において、動き補償回路5 0は、その画素データが輝度データであれば、輝度バッファ制御回路5 1を介して輝度バッファ7 1に書き込み、その画素データが色差データであれば、色差バッファ制御回路5 2を介して色差バッファ7 2に書き込み、表示出力に備えるとともに、この画素データが、他の画像の参照データとされる場合に備える。そして、処理は、ステップS 2 2に戻り、それ以降の処理が繰り返される。

図1 9は、図1 8を用いて説明した動き補償回路5 0によるデコーダの調停処理の具体例を示す図である。

図 19 に示すタイミング C において、図 18 のステップ S 2 2 の処理により、動き補償回路 50 のレジスタが全て 0 であると判断された場合、スライスデコーダ 47 乃至 49 は、全て、REQ 信号を出力しているため、ステップ S 2 3 の処理により、それぞれのレジスタの値は、Reg\_REQ\_A=1、Reg\_REQ\_B=1、Reg\_REQ\_C=1 に更新される。そして、ステップ S 2 4 の処理により、Reg\_REQ\_A=1 であると判断されるため、ステップ S 2 5 において、動き補償回路 50 は、スライスデコーダ 47 に ACK 信号を出力して、Reg\_REQ\_A=0 とし、スライスデコーダ 47 から予測ベクトルと画素の入力を受け、動き補償 1 を行う。

動き補償 1 が終了した後、すなわち、図 19 の D で示されるタイミングにおいて、処理は、再びステップ S 2 2 に戻る。図中 D で示されるタイミングにおいては、スライスデコーダ 47 から、REQ 信号が出力されている。しかし、レジスタの値は、Reg\_REQ\_A=0、Reg\_REQ\_B=1、Reg\_REQ\_C=1 であり、ステップ S 2 2 において、レジスタの値は、全て 0 ではないと判断されるため、処理は、ステップ S 2 4 に進み、レジスタの値は更新されない。

ステップ S 2 4 において、Reg\_REQ\_A=0 であると判断され、ステップ S 2 6 において、Reg\_REQ\_B=1 であると判断されるので、動き補償回路 50 は、ステップ S 2 7 において、スライスデコーダ 48 に ACK 信号を出力して、Reg\_REQ\_B=0 とし、スライスデコーダ 48 から予測ベクトルと画素の入力を受け、動き補償 2 を行う。

動き補償 2 が終了した後、すなわち、図 19 の E で示されるタイミングにおいて、処理は、再びステップ S 2 2 に戻る。図中 E で示されるタイミングにおいても、スライスデコーダ 47 から、REQ 信号が出力されている。しかし、レジスタの値は、Reg\_REQ\_A=0、Reg\_REQ\_B=0、Reg\_REQ\_C=1 であるので、ステップ S 2 2 において、レジスタの値は全て 0 ではないと判断されるので、図中 D で示されるタイミングのときと同様、レジスタの値は更新されない。

そして、ステップ S 2 4 において、Reg\_REQ\_A=0 であると判断され、ステップ S 2 6 において、Reg\_REQ\_B=0 であると判断され、ステップ S 2 8 において、Reg\_REQ\_C=1 であると判断されるので、動き補償回路 50 は、ステップ S 2 9 において、スライスデコーダ 49 に ACK 信号を出力して、Reg\_REQ\_C=0 とし、ス

ライスデコーダ 49 から予測ベクトルと画素の入力を受け、動き補償 3 を行う。

動き補償 3 が終了した後、すなわち、図 19 の F で示されるタイミングにおいて、処理は、再びステップ S 22 に戻る。F で示されるタイミングにおいては、レジスタの値は、Reg\_REQ\_A = 0、Reg\_REQ\_B = 0、Reg\_REQ\_C = 0 であるので、ステップ S 23 において、レジスタの値が更新され、Reg\_REQ\_A = 1、Reg\_REQ\_B = 1、Reg\_REQ\_C = 0 となる。

そして、ステップ S 24 において、Reg\_REQ\_A = 1 であると判断され、同様の処理により、動き補償 4 が実行される。

このような処理を繰り返すことにより、動き補償回路 50 は、スライスデコーダ 47 乃至 49 を調停しながら、動き補償を行う。

以上説明したように、図 15 の MPEG ビデオデコーダにおいては、スタートコードバッファ 62 を設けたことにより、ピクチャデコーダ 45 乃至スライスデコーダ 49 を、お互いの動作の終了を待つことなしに、ストリームバッファ 61 にアクセスさせることができる。また、スライスデコーダ 47 乃至 49 は、スライスデコーダ制御回路 46 の処理により、同時に動作させることができる。更に、動き補償回路 30 は、適宜、1 つのスライスデコーダを選択し、それぞれ分離された輝度バッファ 71 および色差バッファ 72 にアクセスし、動き補償を行うことができる。したがって、図 15 の MPEG ビデオデコーダにおいては、デコード処理性能およびバッファへのアクセス性能が向上され、2 : 4 : 4 P@HL に対するデコード処理が可能となる。

次に、図 15 の MPEG ビデオデコーダに入力された MPEG ストリームが復号されて再生される場合の、フレームのバッファリングについて説明する。

図 20 は、図 15 の MPEG ビデオデコーダを備えた再生装置の構成を示すブロック図である。なお、図 15 における場合と対応する部分には同一の符号を付してあり、その説明は適宜省略する。

ハードディスク 112 には、MPEG 符号化ストリームが記録されている。サーボ回路 111 は、コントローラ 34 の制御に基づいて、ハードディスク 112 を駆動し、図示しないデータ読み取り部により読み出された MPEG ストリームが IC 31 の再生回路 121 に入力される。

再生回路 1 2 1 は、図 1 5 を用いて説明したストリーム入力回路 4 1 乃至クロック発生回路 4 4 を含む回路であり、順方向の再生時には、入力された順番に MPEG ストリームを再生ストリームとして MPEG ビデオデコーダ 1 2 2 に出力する。そして、逆方向の再生（逆転再生）時には、ストリームバッファ 6 1 を用いて、入力された MPEG 符号化ストリームを、逆転再生に適した順番に並べ替えた後、再生ストリームとして MPEG ビデオデコーダ 1 2 2 に出力する。

MPEG ビデオデコーダ 1 2 2 は、図 1 5 を用いて説明したピクチャデコーダ 4 5 乃至表示出力回路 5 3 を含む回路であり、動き補償回路 5 0 の処理により、必要に応じて、ビデオバッファ 3 3 に蓄積された復号されたフレームを参照画像として読み出し、動き補償を実行して、入力された再生ストリームの各ピクチャ（フレーム）を、上述した方法で復号し、ビデオバッファ 3 3 に蓄積するとともに、表示出力回路 5 3 の処理により、ビデオバッファ 3 3 に蓄積されたフレームを順次読み出して、図示しない表示部もしくは表示装置に出力し、表示させる。

ここでは、ハードディスク 1 1 2 に蓄積された MPEG 符号化ストリームを復号して出力し、表示させる場合を例にあげて説明したが、図 1 5 の MPEG ビデオデコーダを備えた再生装置、もしくは録画再生装置は、図 2 0 で示す構成と異なる構成（例えば、ストリームバッファ 6 1 と同様に、符号化ストリームを保持する機能、および再生回路 1 2 1 と同様に、フレームを並べ替える機能を MPEG ビデオデコーダ 1 2 2 に備えさせているような構成）であっても、基本的に同様の処理により、入力された MPEG 符号化ストリームが復号されて、出力される。

また、符号化ストリームを蓄積する蓄積媒体は、ハードディスク 1 1 2 以外にも、光ディスク、磁気ディスク、光磁気ディスク、半導体メモリ、磁気テープなど、様々な記録媒体を用いることが可能であることは言うまでもない。

図 2 1 および図 2 2 を用いて、MPEG 予測符号化画像のピクチャ構成について説明する。

図 2 1 は、図示しないエンコーダ（符号化装置）に入力されて符号化される MPEG ビデオ信号のピクチャ構成を示す図である。

フレーム I 2 は、イントラ符号化フレーム（I ピクチャ）であり、他の画像を参照することなく、符号化（エンコード）が行われる。このようなフレームは、

復号の開始点である符号化シーケンスのアクセスポイントを提供するが、その圧縮率は、余り高くない。

フレームP 5、フレームP 8、フレームP b、およびフレームP eは、前方向予測符号化フレーム（Pピクチャ）であり、過去のIピクチャまたはPピクチャからの動き補償予測により、Iピクチャより効率的な符号化が行われる。Pピクチャ自身も、予測の参照として使用される。フレームB 3、フレームB 4・・・フレームB dは、双方向予測符号化フレームであり、Iピクチャ、Pピクチャと比較して、より効率的に圧縮が行われるが、動き補償のためには、過去および将来の双方の参照画像を必要とする。Bピクチャが、予測の参照として使用されることはない。

図2.2に、図2.1を用いて説明したMPEG符号化画像を生成するために、図示しないエンコーダで実行される、フレーム間予測を用いたMPEGビデオ信号の符号化の例（MPEG符号化ストリームの例）を示す。

入力されたビデオ信号は、例えば15フレーム毎にGOP（Group of Pictures）に分割され、各GOPのはじめから3番目がIピクチャとされ、以下、3フレーム毎に出現するフレームがPピクチャとされ、それ以外のフレームがBピクチャとされる（ $M=15$ ， $N=3$ ）。そして、符号化に後方予測を必要とするBピクチャであるフレームB 10およびフレームB 11がバッファに一時保存され、IピクチャであるフレームI 12が最初に符号化される。

フレームI 12の符号化の終了後、バッファに一時保存されたフレームB 10およびフレームB 11が、フレームI 12を参照画像として符号化される。Bピクチャは、本来、過去と将来の両方の参照画像を参照して符号化されるべきであるが、フレームB 10およびフレームB 11のように、前方向に参照可能な画像がない場合、Closed GOPフラグを立てて、前方向予測をせずに後方向の予測のみで符号化が行われる。

フレームB 10およびフレームB 11の符号化が行われている間に入力されたフレームB 13およびフレームB 14は、ビデオバッファに蓄えられ、次に入力されたフレームP 15が、フレームI 12を前方向予測画像として参照して、符号化される。そして、ビデオバッファから読み出されたフレームB 13およびフ

フレームB 1 4は、フレームI 1 2を前方向予測画像として参照し、フレームP 1 5を後方向予測画像として参照して符号化される。

続いて、フレームB 1 6およびフレームB 1 7がビデオバッファに蓄えられ、以下、順次同様にして、Pピクチャは、前回符号化されたIピクチャ、もしくはPピクチャを前方向予測画像として参照して符号化され、Bピクチャは、一旦ビデオバッファに蓄えられた後、以前に符号化されたIピクチャ、もしくはPピクチャを、前方向予測画像もしくは後方向予測画像として参照して符号化される。

このようにして、複数のGOPに渡って、画像データが符号化され、符号化ストリームが生成される。図20のハードディスク112には、上述した方法で符号化されたMPEG符号化ストリームが記録される。

符号化時に、DCT変換により得られたDCT係数行列は、通常の画像をDCT変換した場合、低周波成分において大きく、高周波成分では小さいという特徴がある。この特徴を利用し情報の圧縮を図るのが量子化（各DCT係数に対してある量子化単位で割り、小数点以下を丸める）である。量子化単位は $8 \times 8$ の量子化テーブルとして設定され、低周波成分に対しては小さい値、高周波成分に対しては大きい値が設定される。量子化の結果、行列の左上以外の成分はほとんど0になる。そして、量子化マトリクスに対応する量子化IDが、圧縮データに付加されて復号側に渡される。すなわち、図20のMPEGビデオデコーダ122は、量子化IDから量子化マトリクスを参照して、MPEG符号化ストリームを復号する。

次に、図23を用いて、ハードディスク112から、順方向にビデオデータを再生する場合に、GOP1乃至GOP3の符号化ストリームが再生回路121に入力され、MPEGビデオデコーダ122の処理により復号される処理について説明する。この図23は、フレーム間予測を使用したMPEG復号例を示している。

順方向再生のためにハードディスク112から再生回路121に入力されるMPEGビデオストリームは、再生回路121の処理により、入力された順番と同一のピクチャ配列の再生ストリームとして、MPEGビデオデコーダ122に出力される。MPEGビデオデコーダ122において、再生ストリームは、図15乃至図19を用いて説明した手順に従って復号され、ビデオバッファ33に蓄積される。

最初に入力されたフレームI 1 2は、Iピクチャであるので、復号に参照画像

を必要としない。MPEGビデオデコーダ122において復号されたフレームI12が蓄積されるビデオバッファ33内のバッファ領域をバッファ1とする。

次にMPEGビデオデコーダ122に入力されるフレームB10およびフレームB11は、Bピクチャであるが、Closed GOPフラグが立っているため、ビデオバッファ33のバッファ1に蓄積されているフレームI12を後方向参照画像として参照して復号され、ビデオバッファ33に蓄積される。復号されたフレームB10が蓄積されるバッファ領域をバッファ3とする。

そして、表示出力回路53の処理により、ビデオバッファ33のバッファ3からフレームB10が読み出されて、図示しない表示部に出力されて表示される。そして、次に復号されたフレームB11が、ビデオバッファ33のバッファ3に蓄積（すなわち、バッファ3に上書き）されたのち、読み出されて、図示しない表示部に出力されて、表示される。

その次に、バッファ1からフレームI12が読み出されて、図示しない表示部に出力されて、表示され、そのタイミングで、次のフレームP15が、ビデオバッファ33のバッファ1に蓄積されているフレームI12を参照画像として復号され、ビデオバッファ33のバッファ2に蓄積される。

フレームB10およびフレームB11にClosed GOPフラグが立っていない場合、前方向に参照できる画像がないため、フレームB10およびフレームB11は、復号されない。そのような場合、フレームI12が一番初めに表示出力回路53から出力され、表示される。

次に入力されるフレームB13は、ビデオバッファ33のバッファ1に蓄積されているフレームI12を前方向参照画像とし、バッファ2に蓄積されているフレームP15を後方向参照画像として参照して復号され、バッファ3に蓄積される。そして、表示出力回路53の処理により、ビデオバッファ33のバッファ3からフレームB13が読み出されて、出力表示処理が実行されている間に、次に入力されるフレームB14が、ビデオバッファ33のバッファ1に蓄積されているフレームI12を前方向参照画像とし、バッファ2に蓄積されているフレームP15を後方向参照画像として参照して復号され、バッファ3に蓄積される。そして、表示出力回路53の処理により、ビデオバッファ33のバッファ3からフ



フレームB 1 4 が読み出されて、出力され、表示される。

次に入力されるフレームP 1 8 は、バッファ2に蓄積されているフレームP 1 5を前方向参照画像として復号される。フレームB 1 4の復号が終われば、バッファ1に蓄積されているフレームI 1 2は、その後、参照されることがないので、復号されたフレームP 1 8は、ビデオバッファ33のバッファ1に蓄積される。そして、バッファ1にフレームP 1 8が蓄積されるタイミングで、バッファ2からフレームP 1 5が読み出されて、出力され、表示される。

以下、同様にして、GOP 1のフレームが、順次復号され、バッファ1乃至3に蓄積され、順次、読み出されて表示される。

GOP 2の先頭のフレームI 2 2が入力されたとき、IピクチャであるフレームI 2 2は、復号時に参照画像を必要としないので、そのまま復号され、バッファ2に蓄積される。そのタイミングで、GOP 1のフレームP 1 eが読み出されて、出力され、表示される。

続いて入力されるGOP 2のフレームB 2 0およびフレームB 2 1は、バッファ1のフレームP 1 eを前方向参照画像、バッファ2のフレームI 2 2を後方向参照画像として復号され、バッファ3に順次蓄積され、読み出されて、表示される。このように、GOPの先頭にあるBピクチャは、前のGOPのPピクチャを前方向参照画像として復号される。

以下、同様にして、GOP 2のフレームが、順次復号され、バッファ1乃至3に蓄積され、順次、読み出されて表示される。そして、同様にして、GOP 3以下のそれぞれのフレームが順次復号され、バッファ1乃至3に蓄積され、順次、読み出されて表示される。

以上の処理において、MPEGビデオデコーダ122は、量子化IDを参照して復号処理を実行する。

次に、図20を用いて説明した再生装置において、逆転再生を実施する場合について説明する。

従来の逆転再生においては、Iピクチャのみを取り出して復号を実行していたので、15フレーム中の1フレームしか表示されない、不自然な再生画像しか得ることができなかった。

それに対して、図20の再生回路121には、スタートコードバッファ62に記録されたスタートコードに基づいて、ストリームバッファ61に入力されたGOPのフレームの順番を変更して再生ストリームを生成させることができ、MPEGビデオコーデック122には、15フレーム全てを復号させることができる。

しかしながら、再生回路121は、逆転再生を行うために、スタートコードバッファ62に記録されたスタートコードに基づいて、ストリームバッファ61に入力されたGOPのフレームの順番を単純に逆転させて再生ストリームを生成すればいいのではない。

例えば、図22を用いて説明したMPEG符号化ストリームのGOP2およびGOP1を逆転再生させる場合、最初に出力されて表示されるフレームは、フレームP2eでなければならないが、フレームP2eを復号するためには、前方向参照画像として、フレームP2bを参照する必要がある、更にフレームP2bを復号するためには、前方向参照画像としてフレームP28が必要である。フレームP28を復号するためにも前方向参照画像が必要であるので、結局、フレームP2eを復号し、出力して表示させるためには、GOP2のIピクチャおよびPピクチャが全て復号されていなければならない。

逆転再生時に最初に表示されるフレームP2eを復号するために、GOP2を全て復号させてビデオバッファ33に蓄積させ、後のフレームから順に読み出す方法も考えられるが、その場合、ビデオバッファ33には、1GOP(15フレーム)分のバッファ領域が必要となる。

また、この方法では、フレームP2eから、フレームI22までは復号して再生することが可能であるが、GOP2のはじめの2フレーム、すなわち、逆転再生時に最後に表示されるべきフレームであるフレームB21およびフレームB20を復号するためには、前方向参照画像としてGOP1のフレームP1eが必要である。GOP1のフレームP1eを復号するためには、GOP1の全てのIピクチャおよびPピクチャが必要である。

すなわち、この方法では、ビデオバッファ33に15フレーム分のバッファ領域を必要としながら、1GOP分の全てのフレームの逆転再生ができない。

図22を用いて説明したように、 $M=15$ 、 $N=3$ で符号化を行った場合、1

GOP内には、合計5フレームのIピクチャもしくはPピクチャが含まれる。

そこで、ストリームバッファ61に、少なくとも2GOP分のフレームを蓄積することが可能なようにし、再生回路121において生成される再生ストリームのフレームの順番を、MPEGビデオデコーダ122の逆転再生のためのデコードの順番に基づいて決定し、ビデオバッファ33に、少なくとも、「1GOPに含まれるIピクチャおよびPピクチャの合計数+2」で表わされる数のフレーム（例えば、 $M=15$ 、 $N=3$ のMPEG符号化ストリームを逆転再生する場合、7フレーム）を蓄積することが可能なようにすることにより、GOPをまたいだ部分も連続して、全てのフレームを逆転再生することができる。

図24を用いて、ハードディスク112から、GOP1乃至GOP3の画像データが逆転再生される場合の復号処理について説明する。この図24は、MPEG逆転再生デコーダの動作例を示している。

コントローラ34は、サーボ回路111を制御して、ハードディスク112から、まずGOP3、次いでGOP2のMPEG符号化ストリームを再生回路121に出力させる。再生回路121は、ストリームバッファ61に、GOP3、次いでGOP2のMPEG符号化ストリームを蓄積させる。

再生回路121は、ストリームバッファ61からGOP3の先頭フレームI32を読み出し、再生ストリームの最初のフレームとして、MPEGビデオデコーダ122に出力する。フレームI32はIピクチャであるから、復号のために参照画像を必要としないので、MPEGビデオデコーダ122において復号され、ビデオバッファ33に蓄積される。ビデオバッファ33において、復号されたフレームI32が蓄積される領域を、バッファ1とする。

ここで、それぞれのフレームのデータは、図2を用いて説明したヘッダーおよび拡張データに記載されたパラメータを基に復号される。上述したように、MPEGビデオデコーダ122のピクチャデコーダ45において、それぞれのパラメータがデコードされ、スライスデコーダ制御回路46に供給されて、復号処理に用いられる。GOP1が復号される場合、GOP1のsequence\_header、sequence\_extension、およびGOP\_headerに記載されている上位層のパラメータ（例えば、上述した量子化マトリクス）を用いて復号が実施され、GOP2が復号される場合、GOP2のse

quence\_header、sequence\_extension、およびGOP\_headerに記載されている上位層のパラメータを用いて復号が実施され、GOP 3 が復号される場合、GOP 3 のsequence\_header、sequence\_extension、およびGOP\_headerに記載されている上位層のパラメータを用いて復号が実施される。

しかしながら、逆転再生時には、GOP毎に復号が実施されないため、MPEGビデオデコーダ 1 2 2 は、それぞれのGOPにおいて、最初にIピクチャがデコードされた時に、上位層パラメータをコントローラ 3 4 に供給する。コントローラ 3 4 は、内部に有する図示しないメモリに、供給された上位層パラメータを保持する。

コントローラ 3 4 は、MPEGビデオデコーダ 1 2 2 において実行される復号処理を監視し、復号処理中のフレームに対応する上位層パラメータを内部のメモリから読み出してMPEGビデオデコーダ 1 2 2 に供給し、適切な復号処理がなされるようにする。

図 2 4 中、再生ストリームのフレーム番号の上部に示される数字は、量子化 I D であり、再生ストリームの各フレームは、図 2 3 を用いて説明した順方向の復号と同様に、量子化 I D を基に復号される。

なお、本実施の形態においては、コントローラ 3 4 がその内部にメモリを有し、上位層符号化パラメータを保持するものとして説明しているが、コントローラ 3 4 に接続されたメモリを設けるようにし、コントローラ 3 4 が内部にメモリを保有せずに、外部のメモリに上位層符号化パラメータを保持し、必要に応じて読み出して、MPEGビデオデコーダ 1 2 2 に供給することができるようにしても良い。

また、MPEGビデオデコーダ 1 2 2 に、GOPの上位層符号化パラメータを保持するためのメモリを備えさせるようにしてもよい。更に、上位層符号化パラメータなどの符号化条件が既知である場合、MPEGビデオデコーダ 1 2 2 に、符号化条件を予め設定しても良いし、上位層符号化パラメータがGOPによって変化しないことが既知である場合、コントローラ 3 4 によって、GOP毎に上位層符号化パラメータを読み出して、フレーム毎にMPEGビデオデコーダ 1 2 2 に設定するのではなく、動作開始時に一度だけ、MPEGビデオデコーダ 1 2 2 に符号化パラメータを設定するようにしても良い。

再生回路 1 2 1 は、ストリームバッファ 6 1 からフレーム P 3 5 を読み出し、再生ストリームの次のフレームとして、MPEGビデオデコーダ 1 2 2 に出力する。MPEGビデオデコーダ 1 2 2 において、フレーム P 3 5 は、バッファ 1 に記録されているフレーム I 3 2 を前方向参照画像として復号され、ビデオバッファ 3 3 に蓄積される。ビデオバッファ 3 3 において、復号されたフレーム P 3 5 が蓄積される領域を、バッファ 2 とする。

再生回路 1 2 1 は、ストリームバッファ 6 1 からフレーム P 3 8、フレーム P 3 b、およびフレーム P 3 e を順次読み出し、再生ストリームとして出力する。これらの P ビクチャは、MPEGビデオデコーダ 1 2 2 において、一つ前に復号された P ビクチャを前方向参照画像として復号され、ビデオバッファ 3 3 に蓄積される。ビデオバッファ 3 3 において、復号されたこれらの P ビクチャのフレームが蓄積される領域を、バッファ 3 乃至バッファ 5 とする。

このとき、GOP 3 の I ビクチャおよび P ビクチャは、全て復号され、ビデオバッファ 3 3 に蓄積されている状態である。

続いて、再生回路 1 2 1 は、ストリームバッファ 6 1 から GOP 2 のフレーム I 2 2 を読み出し、再生ストリームとして出力する。MPEGデコーダ 1 2 2 において、I ビクチャであるフレーム I 2 2 は、参照画像を必要とせずに復号され、ビデオバッファ 3 3 に蓄積される。復号されたフレーム I 2 2 が蓄積される領域をバッファ 6 とする。また、バッファ 6 にフレーム I 2 2 が蓄積されるタイミングで、バッファ 5 から、GOP 3 のフレーム P 3 e が読み出されて、出力され、逆転再生の最初の画像として表示される。

再生回路 1 2 1 は、ストリームバッファ 6 1 から、GOP 3 のフレーム B 3 d、すなわち、GOP 3 の B ビクチャの中で、初めに逆転再生されるべきフレームを読み出し、再生ストリームとして出力する。MPEGデコーダ 1 2 2 において、フレーム B 3 d は、バッファ 4 のフレーム P 3 b を前方向参照画像、バッファ 5 のフレーム P 3 e を後方向参照画像として復号され、ビデオバッファ 3 3 に蓄積される。復号されたフレーム B 3 d が蓄積される領域をバッファ 7 とする。

バッファ 7 に蓄積されたフレーム B 3 d は、フレーム／フィールド変換および出力ビデオ同期タイミングへのタイミング合わせが行われたあと、出力され、表

示される。フレームB 3 dの表示と同一のタイミングで、再生回路1 2 1は、ストリームバッファ6 1から、GOP 3のフレームB 3 cを読み出して、MPEGビデオデコーダ1 2 2に出力する。MPEGビデオデコーダ1 2 2において、フレームB 3 cは、フレームB 3 dと同様に、バッファ4のフレームP 3 bを前方向参照画像、バッファ5のフレームP 3 eを後方向参照画像として復号される。

先に復号され、出力されたフレームB 3 dは、Bピクチャであるので、他のフレームの復号のために参照されることはない。したがって、復号されたフレームP 3 cは、フレームB 3 dに代わって、バッファ7に蓄積（すなわち、バッファ7に上書き）され、フレーム／フィールド変換および出力ビデオ同期タイミングへのタイミング合わせが行われたあと、出力され、表示される。

再生回路1 2 1は、ストリームバッファ6 1から、GOP 2のフレームP 2 5を読み出して、MPEGビデオデコーダ1 2 2に出力する。MPEGビデオデコーダ1 2 2において、GOP 2のフレームP 2 5は、バッファ6のフレームI 2 2を前方向参照画像として復号される。バッファ5に蓄積されているフレームP 3 eは、これ以降、参照画像として利用されることはないので、復号されたフレームP 2 5は、フレームP 3 eに代わって、バッファ5に蓄積される。そして、バッファ5にフレームP 2 5が蓄積されるのと同じタイミングで、バッファ4のフレームP 3 bが読み出され、表示される。

再生回路1 2 1は、ストリームバッファ6 1から、GOP 3のフレームB 3 aを読み出し、再生ストリームとして出力する。MPEGデコーダ1 2 2において、フレームB 3 aは、バッファ3のフレームP 3 8を前方向参照画像、バッファ4のフレームP 3 bを後方向参照画像として復号され、ビデオバッファ3 3のバッファ7に蓄積される。

バッファ7に蓄積されたフレームB 3 aは、フレーム／フィールド変換および出力ビデオ同期タイミングへのタイミング合わせが行われたあと、出力され、表示される。フレームB 3 aの表示と同一のタイミングで、再生回路1 2 1は、ストリームバッファ6 1から、GOP 3のフレームB 3 9を読み出して、MPEGビデオデコーダ1 2 2に出力する。MPEGビデオデコーダ1 2 2において、フレームB 3 9は、フレームB 3 aと同様に、バッファ3のフレームP 3 8を前方向参照画

像、バッファ4のフレームP3bを後方向参照画像として復号され、フレームB3aに代わって、バッファ7に蓄積され、フレーム/フィールド変換および出力ビデオ同期タイミングへのタイミング合わせが行われたあと、出力され、表示される。

再生回路121は、ストリームバッファ61から、GOP2のフレームP28を読み出して、MPEGビデオデコーダ122に出力する。MPEGビデオデコーダ122において、GOP2のフレームP28は、バッファ5のフレームP25を前方向参照画像として復号される。バッファ4に蓄積されているフレームP3bは、これ以降、参照画像として利用されることはないので、復号されたフレームP28は、フレームP3bに代わって、バッファ4に蓄積される。そして、バッファ4にフレームP28が蓄積されるのと同じタイミングで、バッファ3のフレームP38が読み出され、表示される。

このように、GOP2のIピクチャもしくはPピクチャが復号され、バッファ33に蓄積されるタイミングで、GOP3のIピクチャもしくはPピクチャが、バッファ33から読み出されて、表示される。

以下、同様にして、図24に示されるように、GOP3の残りのBピクチャ、およびGOP2の残りのPピクチャが、B37, B36, P2b, B34, B33, P2eの順に復号される。復号されたBピクチャは、バッファ7に蓄積され、順次読み出されて表示される。復号されたGOP2のPピクチャは、順次、参照が終了したフレームが蓄積されていたバッファ1乃至6のいずれかに蓄積され、バッファ1乃至6のいずれかに既に蓄積されているGOP3のPピクチャが、そのタイミングで、逆転再生の順番にかなうように、Bピクチャの間に読み出されて出力される。

再生回路121は、ストリームバッファ61から、GOP3のフレームB31、次いで、フレームB30を読み出して、MPEGビデオデコーダ122に出力する。MPEGビデオデコーダ122において、フレームB31およびフレームB30の復号に必要な前方向参照画像であるフレームP2eはバッファ2に、後方向参照画像であるI32は、バッファ1にそれぞれ蓄積されているので、GOP3のはじめの2フレーム、すなわち、逆転再生時に最後に表示されるべきフレームも、復号する

ことが可能となる。

復号されたフレームB 3 1およびフレームB 3 0は、順次、バッファ7に蓄積され、フレーム／フィールド変換および出力ビデオ同期タイミングへのタイミング合わせが行われたあと、出力され、表示される。

GOP 3の全てのフレームがストリームバッファ6 1から読み出された後、コントローラ3 4は、サーボ回路1 1 1を制御して、ハードディスク1 1 2からGOP 1を読み出させ、再生回路1 2 1に供給させる。再生回路1 2 1は、所定の処理を実行し、GOP 1のスタートコードを抽出して、スタートコードバッファ6 2に記録させるとともに、GOP 1の符号化ストリームをストリームバッファ6 1に供給して蓄積させる。

次に、再生回路1 2 1は、ストリームバッファ6 1から、GOP 1のフレームI 1 2を読み出し、再生ストリームとして、MPEGビデオデコーダ1 2 2に出力する。フレームI 1 2は、Iピクチャであるから、MPEGビデオデコーダ1 2 2において、他の画像を参照せずに復号され、この後の処理で参照されることのないバッファ1のフレームI 3 2に代わって、バッファ1に出力され、蓄積される。このとき、バッファ2から、フレームP 2 eが読み出されて、出力され、GOP 2の逆転再生表示が開始される。

次に、再生回路1 2 1は、ストリームバッファ6 1から、GOP 2のフレームB 2 d、すなわち、GOP 2のBピクチャの中で、初めに逆転再生されるべきフレームを読み出し、再生ストリームとして出力する。MPEGデコーダ1 2 2において、フレームB 2 dは、バッファ3のフレームP 2 bを前方向参照画像、バッファ2のフレームP 2 eを後方向参照画像として復号され、ビデオバッファ3 3に蓄積される。復号されたフレームB 2 dは、バッファ7に蓄積され、フレーム／フィールド変換および出力ビデオ同期タイミングへのタイミング合わせが行われたあと、出力され、表示される。

以下、同様にして、GOP 2の、残りのBピクチャ、およびGOP 1の残りのPピクチャが、B 2 c, P 1 5, B 2 a, B 2 9, P 1 8, B 2 7, B 2 6, P 1 b, B 2 4, B 2 3, P 1 e, P 2 1、P 2 0の順に復号され、順次、参照が終了したフレームが蓄積されていたバッファ1乃至7のいずれかに蓄積され、逆転再生



の順番で読み出されて出力される。そして、図示はされていないが、最後に、GOP1の残りのBピクチャが復号され、順次、バッファ7に蓄積され、逆転再生の順番で読み出されて出力される。

図24を用いて説明した処理においては、通常再生と同一速度の逆転再生を実行したが、再生回路121が、再生ストリームを通常再生時の3分の1の速度でMPEGビデオデコーダ122に出力し、MPEGビデオデコーダ122が、通常の3フレームの処理時間で1フレームのみの復号処理を実行して、図示しない表示部、もしくは表示装置に、通常の3フレームの表示時間に、同一のフレームを表示させるようにすることにより、3分の1倍速の順方向再生、および逆転再生が、同様の処理によって可能となる。

また、表示出力回路53が、同一のフレームを繰り返して出力することにより、いわゆるスチル再生も可能となる。なお、再生装置121からMPEGビデオデコーダ122へのデータ出力速度、およびMPEGビデオデコーダ122の処理速度を変更することにより、任意のnで、n分の1倍速の順方向再生、および逆転再生が、同様の処理によって可能となる。

すなわち、本発明を用いた再生装置においては、等倍速の逆転再生、n分の1倍速の逆転再生、スチル再生、n分の1倍速の順方向再生、等倍速の順方向再生の間での任意の速度において、滑らかなトリック再生が可能となる。

また、MPEGビデオデコーダ122は、MPEG2 4:2:2 P@HL対応のデコーダであるので、MPEG2 MP@MLの符号化ストリームを6倍速で復号する能力を有する。したがって、再生回路121が、MPEG2 MP@MLの符号化ストリームから生成した再生ストリームを、通常再生時の6倍の速度でMPEGビデオデコーダ122に出力すれば、MPEGビデオデコーダ122は、MPEG2 MP@MLの符号化ストリームを6倍速で復号する能力を有するので、図示しない表示部、もしくは表示装置に、6フレーム毎に抽出されたフレームを表示させるようにすることにより、6倍速の順方向再生、および逆転再生が、同様の処理によって可能となる。

すなわち、本発明を用いた再生装置においては、MPEG2 MP@MLの符号化ストリームを、6倍速の逆転再生、等倍速の逆転再生、n分の1倍速の逆転再生、スチル再生、n分の1倍速の順方向再生、等倍速の順方向再生、6倍速の順方向再生

の間での任意の速度において、滑らかなトリック再生が可能となる。

なお、MPEGビデオデコーダ122が、N倍速の復号能力を備えている場合、本発明の再生装置は、同様の処理により、N倍速の順方向再生、および逆転再生が可能であり、N倍速の逆転再生、等倍速の逆転再生、 $n$ 分の1倍速の逆転再生、スチル再生、 $n$ 分の1倍速の順方向再生、等倍速の順方向再生、N倍速の順方向再生の間での任意の速度において、滑らかなトリック再生が可能となる。

これにより、例えば、映像信号の検証時において、映像素材の内容を容易に検証することができ、映像素材検証作業の効率を改善したり、映像信号の編集作業において、編集点を快適に検索することができ、編集作業の効率を改善することができる。

上述した一連の処理は、ソフトウェアにより実行することもできる。そのソフトウェアは、そのソフトウェアを構成するプログラムが、専用のハードウェアに組み込まれているコンピュータ、または、各種のプログラムをインストールすることで、各種の機能を実行することが可能な、例えば汎用のパーソナルコンピュータなどに、記録媒体からインストールされる。

この記録媒体は、図15もしくは図20に示すように、コンピュータとは別に、ユーザにプログラムを提供するために配布される、プログラムが記録されている磁気ディスク101（フロッピーディスクを含む）、光ディスク102（CD-ROM (Compact Disk Read Only Memory)、DVD (Digital Versatile Disk)を含む）、光磁気ディスク103（MD (Mini Disk)を含む）、もしくは半導体メモリ104などよりなるパッケージメディアなどにより構成される。

また、本明細書において、記録媒体に記録されるプログラムを記述するステップは、記載された順序に沿って時系列的に行われる処理はもちろん、必ずしも時系列的に処理されなくとも、並列的あるいは個別に実行される処理をも含むものである。

本発明の第1の復号装置、復号方法、およびプログラムによれば、符号化ストリームを復号し、復号処理を並行して動作するようにしたので、実現可能な回路規模で実時間動作が可能な4:2:2 P@HLに対応したビデオデコーダを実現することができる。

本発明の第2の復号装置、復号方法、およびプログラムによれば、符号化ストリームを複数のスライスデコーダで復号し、複数のスライスデコーダにより復号処理を並行して動作するようにしたので、実現可能な回路規模で実時間動作が可能な4:2:2 P@HLに対応したビデオデコーダを実現することができる。

本発明の第3の復号装置、復号方法、およびプログラムによれば、ソース符号化ストリームのピクチャを構成するスライス毎に、ソース符号化ストリームをデコードし、複数のスライスデコーダのデコードステータスを監視するとともに、複数のスライスデコーダを制御し、ピクチャに含まれるスライスの順番に関係なく、スライスデコーダにおいて実行されるデコード処理が最も早くなるように、スライスを複数のスライスデコーダに割り当てるようにしたので、実現可能な回路規模で実時間動作が可能な4:2:2 P@HLに対応したビデオデコーダを実現することができる。

本発明の第4の復号装置、復号方法、およびプログラムによれば、ソース符号化ストリームのピクチャを構成するスライス毎に、ソース符号化ストリームをデコードし、複数のスライスデコーダのデコードステータスを監視するとともに、複数のスライスデコーダを制御し、ピクチャに含まれるスライスの順番に関係なく、複数のスライスデコーダのうちデコードが終了したスライスデコーダに、デコードすべきスライスを割り当て割り当てるようにしたので、実現可能な回路規模で実時間動作が可能な4:2:2 P@HLに対応したビデオデコーダを実現することができる。

## 請求の範囲

1. 符号化ストリームを復号する復号装置において、  
前記符号化ストリームを復号する複数の復号手段と、  
複数の前記復号手段を並行して動作させるように制御する復号制御手段と  
を備えることを特徴とする復号装置。
2. 複数の前記復号手段は、復号処理の終了を示す信号を前記復号制御手段に出力し、  
前記復号制御手段は、復号処理の終了を示す前記信号を出力した前記復号手段に、新たな前記符号化ストリームを復号させるように制御することを特徴とする請求の範囲第1項記載の復号装置。
3. 前記符号化ストリームをバッファリングする第1のバッファ手段と、  
前記符号化ストリームから、前記符号化ストリームに含まれる所定の情報の単位の始まりを表わすスタートコードを読み出すとともに、前記第1のバッファ手段に、前記スタートコードが保持されている位置に関する位置情報を読み出す読み出し手段と、  
前記読み出し手段により読み出された、前記スタートコードおよび前記位置情報をバッファリングする第2のバッファ手段と、  
前記第1のバッファ手段による前記符号化ストリームのバッファリング、および前記第2のバッファ手段による前記スタートコードおよび前記位置情報のバッファリングを制御するバッファリング制御手段と  
を更に備えることを特徴とする請求の範囲第1項記載の復号装置。
4. 前記符号化ストリームは、ISO/IEC13818-2およびITU-T勧告H.262に規定されたMPEG2の符号化ストリームである  
ことを特徴とする請求の範囲第1項記載の復号装置。
5. 複数の前記復号手段により復号され、出力された複数の画像データのうちの所定のものを選択する選択手段と、  
前記選択手段により選択された前記画像データの入力を受け、必要に応じて動

き補償を施す動き補償手段と

を更に備えることを特徴とする請求の範囲第 1 項記載の復号装置。

6. 前記復号手段は、復号処理が終了したことを示す終了信号を前記選択手段に出力し、

前記選択手段は、

複数の前記復号手段のそれぞれの処理状態に対応する値を記憶する記憶手段を有し、

前記記憶手段の値が全て第 1 の値になった場合、復号処理が終了したことを示す前記終了信号を出力している前記復号手段に対応する前記記憶手段に記憶されている値を、前記第 1 の値から第 2 の値に変更し、

対応する前記記憶手段に記憶されている値が前記第 2 の値である前記第 1 の復号手段により復号された前記画像データのうち、いずれかの前記画像データを選択し、

選択された前記画像データを復号した前記復号手段に対応する前記記憶手段に記憶されている値を前記第 1 の値に変更する

ことを特徴とする請求の範囲第 5 項記載の復号装置。

7. 前記復号手段により復号された前記画像データ、前記選択手段により選択された前記画像データ、または前記動き補償手段により動き補償が施された前記画像データを保持する保持手段と、

前記選択手段により選択された前記画像データ、または前記動き補償手段により動き補償が施された前記画像データの前記保持手段による保持を制御する保持制御手段と

を更に備えることを特徴とする請求の範囲第 5 項記載の復号装置。

8. 前記保持手段は、前記画像データの輝度成分と色差成分をそれぞれ分けて保持する

ことを特徴とする請求の範囲第 7 項記載の復号装置。

9. 前記復号手段に供給される前記符号化ストリームのフレームの順番を変更する変更手段を更に備え、

前記保持手段は、画像シーケンス内のイントラ符号化フレームおよび前方向予

測符号化フレームを合計したフレーム数より少なくとも2つ多い数のフレームを保持することができ、

前記変更手段は、前記符号化ストリームを逆転再生させるための所定の順番になるように、前記符号化ストリームのフレームの順番を変更する

ことを特徴とする請求の範囲第7項記載の復号装置。

10. 前記保持手段により保持されている前記画像データを読み出して出力する出力手段を更に備え、

前記所定の順番とは、前記イントラ符号化フレーム、前記前方向予測符号化フレーム、双方向予測符号化フレームの順番であり、かつ、前記双方向予測符号化フレーム内での順番は、符号化の順番とは逆であり、

前記出力手段は、前記復号手段により復号され、前記保持手段により保持されている前記双方向予測符号化フレームを順次読み出して出力するとともに、所定のタイミングで、前記保持手段により保持されている前記イントラ符号化フレーム、もしくは前記前方向予測符号化フレームを読み出して、前記双方向予測符号化フレームの間の所定の位置に挿入して出力する

ことを特徴とする請求の範囲第9項記載の復号装置。

11. 前記所定の順番とは、前記出力手段により前記イントラ符号化フレーム、もしくは前記前方向予測符号化フレームが出力されるタイミングで、前記復号手段により復号された、一つ前の前記画像シーケンスの前記イントラ符号化フレームもしくは前記前方向予測符号化フレームが、前記保持手段により保持されるような順番である

ことを特徴とする請求の範囲第10項記載の復号装置。

12. 前記符号化ストリームを復号するために必要な情報を記録する記録手段と、前記記録手段による前記情報の記録および前記情報の前記復号手段への供給を制御する制御手段と

を更に備え、

前記符号化ストリームは、前記情報を含み、

前記制御手段は、前記復号手段の復号処理に必要な前記情報を選択して、前記復号手段に供給する

ことを特徴とする請求の範囲第 9 項記載の復号装置。

13. 前記制御手段が前記復号手段に供給する前記情報は、前記復号手段により復号されているフレームに対応する上位層符号化パラメータである

ことを特徴とする請求の範囲第 12 項記載の復号装置。

14. 前記保持手段により保持されている前記画像データを読み出して出力する出力手段を更に備え、

前記復号手段は、前記符号化ストリームを通常再生に必要な処理速度の  $N$  倍速で復号することが可能であり、

前記出力手段は、前記保持手段により保持されている前記画像データのうち  $N$  フレーム毎の前記画像データを出力することが可能である

ことを特徴とする請求の範囲第 7 項記載の復号装置。

15. 前記符号化ストリームを保持する第 1 の保持手段と、

前記符号化ストリームから、前記符号化ストリームに含まれる所定の情報の単位の始まりを表わすスタートコードを読み出すとともに、前記第 1 の保持手段に前記スタートコードが保持されている位置に関する位置情報を読み出す読み出し手段と、

前記読み出し手段により読み出された、前記スタートコードおよび前記位置情報を保持する第 2 の保持手段と、

前記第 1 の保持手段による前記画像データの保持、および前記第 2 の保持手段による前記スタートコードおよび前記位置情報の保持を制御する第 1 の保持制御手段と、

複数の前記復号手段により復号され、出力された複数の画像データのうちの所定のものを選択する選択手段と、

前記選択手段により選択された前記画像データの入力を受け、必要に応じて動き補償を施す動き補償手段と、

前記選択手段により選択された前記画像データ、または前記動き補償手段により動き補償が施された前記画像データを保持する第 3 の保持手段と、

前記選択手段により選択された前記画像データ、または前記動き補償手段により動き補償が施された前記画像データの第 3 の保持手段による保持を、前記

第 1 の保持制御手段とは独立して制御する第 2 の保持制御手段と

を更に備えることを特徴とする請求の範囲第 1 項記載の復号装置。

16. 符号化ストリームを復号する復号装置の復号方法において、

前記符号化ストリームを復号する複数の復号ステップと、

複数の前記復号ステップの処理を並行して動作させるように制御する復号制御ステップと

を含むことを特徴とする復号方法。

17. 符号化ストリームを復号する復号装置用のプログラムであって、

前記符号化ストリームを復号する複数の復号ステップと、

複数の前記復号ステップの処理を並行して動作させるように制御する復号制御ステップと

を含むことを特徴とするコンピュータが読み取り可能なプログラムが記録されている記録媒体。

18. 符号化ストリームを復号する復号装置を制御するコンピュータが実行可能なプログラムであって、

前記符号化ストリームを復号する複数の復号ステップと、

複数の前記復号ステップの処理を並行して動作させるように制御する復号制御ステップと

を含むことを特徴とするプログラム。

19. 符号化ストリームを復号する復号装置において、

前記符号化ストリームを復号する複数のスライスデコードと、

複数の前記スライスデコードを並行して動作させるように制御するスライスデコード制御手段と

を備えることを特徴とする復号装置。

20. 符号化ストリームを復号する復号装置の復号方法において、

前記符号化ストリームを復号する複数のスライスデコードによる復号を制御する復号制御ステップと、

前記復号制御ステップを並行して処理させるように制御するスライスデコード制御ステップと



を含むことを特徴とする復号方法。

21. 符号化ストリームを復号する復号装置用のプログラムであって、

前記符号化ストリームを復号する複数のスライスデコーダによる復号を制御する復号制御ステップと、

前記復号制御ステップを並行して処理させるように制御するスライスデコーダ制御ステップと

を含むことを特徴とするコンピュータが読み取り可能なプログラムが記録されている記録媒体。

22. 符号化ストリームを復号する復号装置を制御するコンピュータが実行可能なプログラムであって、

前記符号化ストリームを復号する複数のスライスデコーダによる復号を制御する復号制御ステップと、

前記復号制御ステップを並行して処理させるように制御するスライスデコーダ制御ステップと

を含むことを特徴とするプログラム。

23. ソース符号化ストリームを復号する復号装置において、

前記ソース符号化ストリームのピクチャを構成するスライス毎に、前記ソース符号化ストリームをデコードする複数のスライスデコーダと、

前記複数のスライスデコーダのデコードステータスを監視するとともに、前記複数のスライスデコーダを制御する制御手段と

を備え、

前記制御手段は、前記ピクチャに含まれる前記スライスの順番に関係なく、前記スライスデコーダによる前記ピクチャのデコード処理が最も早くなるように、前記スライスを前記複数のスライスデコーダに割り当てる

ことを特徴とする符号化装置。

24. ソース符号化ストリームを復号する復号装置の復号方法において、

複数のスライスデコーダによる、前記ソース符号化ストリームのピクチャを構成するスライス毎の前記ソース符号化ストリームのデコード処理を制御するデコード処理制御ステップと、

前記複数のスライスデコーダのデコードステータスを監視するとともに、前記複数のスライスデコーダを制御する制御ステップと

を含み、

前記制御ステップの処理では、前記ピクチャに含まれる前記スライスの順番に関係なく、前記スライスデコーダにおいて実行される前記デコード処理が最も早くなるように、前記スライスを前記複数のスライスデコーダに割り当てる

ことを特徴とする符号化方法。

25. ソース符号化ストリームを復号する復号装置を制御するコンピュータが実行可能なプログラムであって、

複数のスライスデコーダによる、前記ソース符号化ストリームのピクチャを構成するスライス毎の前記ソース符号化ストリームのデコード処理を制御するデコード処理制御ステップと、

前記複数のスライスデコーダのデコードステータスを監視するとともに、前記複数のスライスデコーダを制御する制御ステップと

を含み、

前記制御ステップの処理では、前記ピクチャに含まれる前記スライスの順番に関係なく、前記スライスデコーダにおいて実行される前記デコード処理が最も早くなるように、前記スライスを前記複数のスライスデコーダに割り当てる

ことを特徴とするプログラム。

26. ソース符号化ストリームを復号する復号装置において、

前記ソース符号化ストリームのピクチャを構成するスライス毎に、前記ソース符号化ストリームをデコードする複数のスライスデコーダと、

前記複数のスライスデコーダのデコードステータスを監視するとともに、前記複数のスライスデコーダを制御する制御手段と

を備え、

前記制御手段は、前記ピクチャに含まれる前記スライスの順番に関係なく、前記複数のスライスデコーダのうちデコードが終了した前記スライスデコーダに、デコードすべき前記スライスを割り当てる

ことを特徴とする符号化装置。

27. ソース符号化ストリームを復号する復号装置の復号方法において、

複数のスライスデコーダによる、前記ソース符号化ストリームのピクチャを構成するスライス毎の前記ソース符号化ストリームのデコード処理を制御するデコード処理制御ステップと、

前記複数のスライスデコーダのデコードステータスを監視するとともに、前記複数のスライスデコーダを制御する制御ステップと

を含み、

前記制御ステップの処理では、前記ピクチャに含まれる前記スライスの順番に関係なく、前記複数のスライスデコーダのうち、前記デコード処理制御ステップの処理によりデコード処理が終了した前記スライスデコーダに、デコードすべき前記スライスを割り当てる

ことを特徴とする符号化方法。

28. ソース符号化ストリームを復号する復号装置を制御するコンピュータが実行可能なプログラムであって、

複数のスライスデコーダによる、前記ソース符号化ストリームのピクチャを構成するスライス毎の前記ソース符号化ストリームのデコード処理を制御するデコード処理制御ステップと、

前記複数のスライスデコーダのデコードステータスを監視するとともに、前記複数のスライスデコーダを制御する制御ステップと

を含み、

前記制御ステップの処理では、前記ピクチャに含まれる前記スライスの順番に関係なく、前記複数のスライスデコーダのうち、前記デコード処理制御ステップの処理によりデコード処理が終了した前記スライスデコーダに、デコードすべき前記スライスを割り当てる

ことを特徴とするプログラム。

**THIS PAGE BLANK (USPTO)**

Profile and Level	上限				
	Bit rates(Mbit/s)	Samples/line	Lines/Frame	Frames/sec	Samples/sec
4:2:2P@HL	300	1920	1152	60	62,668,800
4:2:2P@ML	50	720	608	30	11,059,200
MP@HL	80	1920	1152	60	62,668,800
MP@HL-1440	60	1440	1152	60	47,001,600
MP@ML	15	720	576	30	10,368,000
MP@LL	4	352	288	30	3,041,280
SP@ML	15	720	576	30	10,368,000

FIG.1

**THIS PAGE BLANK (USPTO)**

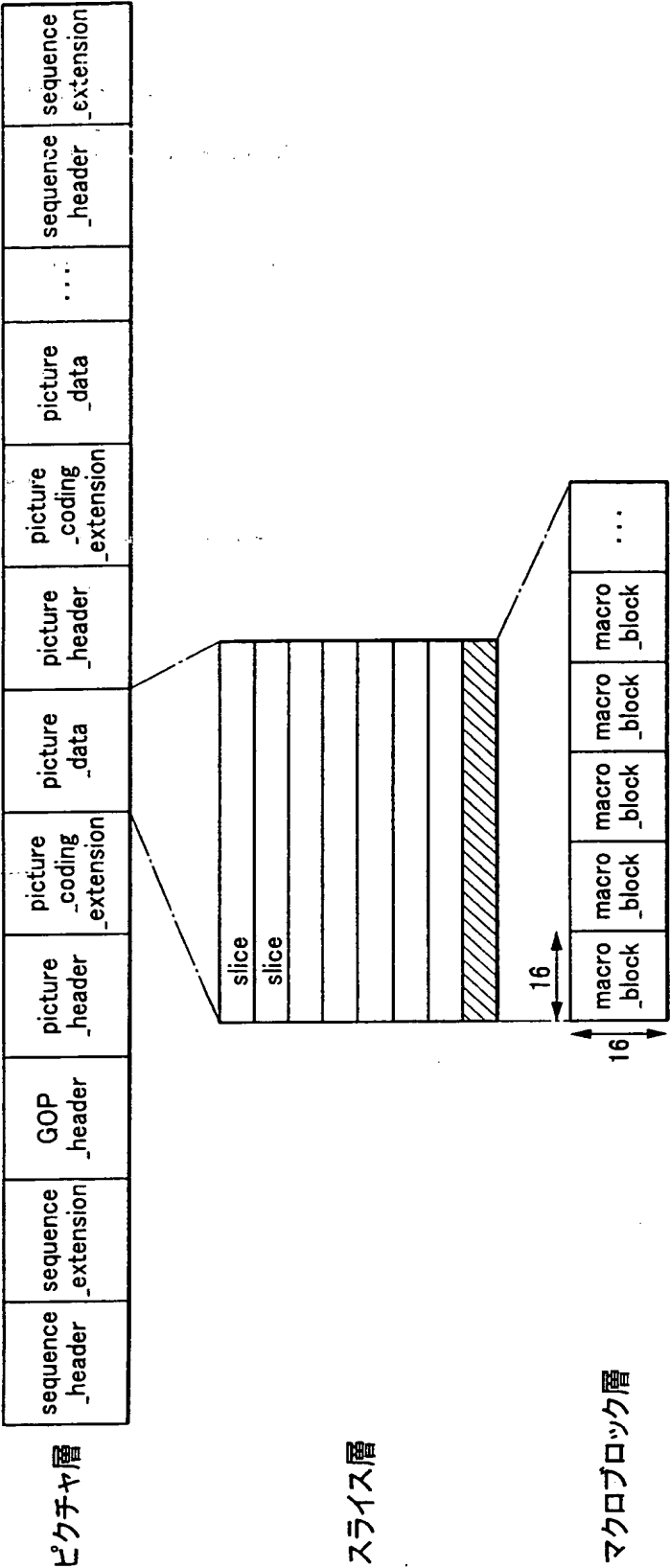
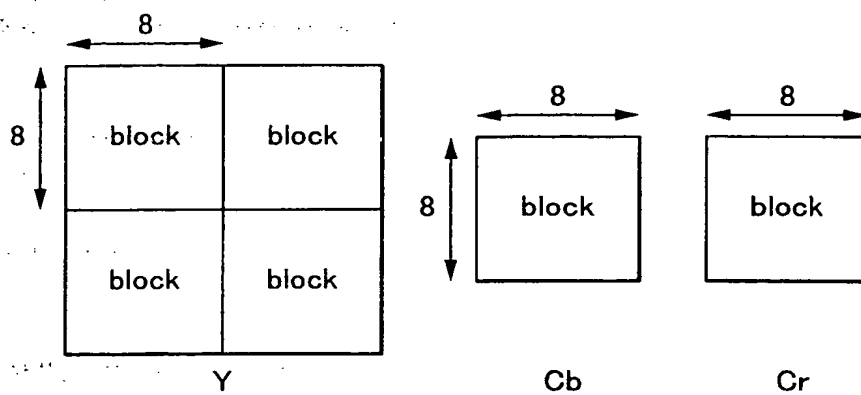
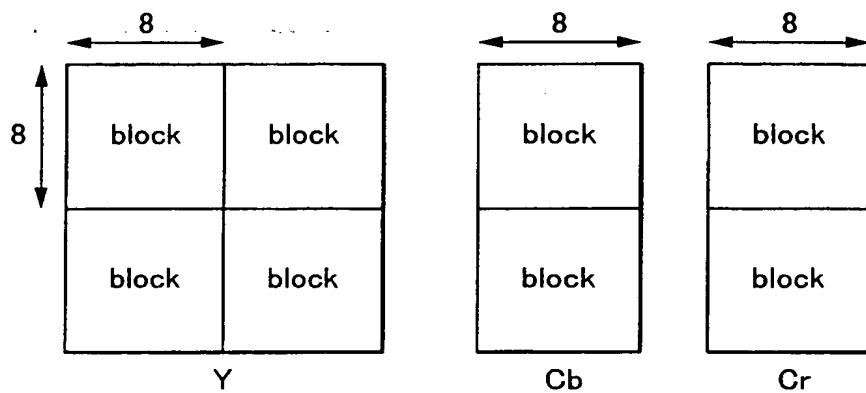


FIG.2

**THIS PAGE BLANK (USPTO)**



3/22

**FIG.3A****FIG.3B**

**THIS PAGE BLANK (USPTO)**

4/22

sequence_header ( ) {	ビット数	ニーモニック
sequence_header_code	32	bslbf
horizontal_size_value	12	uimsbf
vertical_size_value	12	uimsbf
aspect_ratio_information	4	uimsbf
frame_rate_code	4	uimsbf
bit_rate_value	18	uimsbf
marker_bit	1	"1"
vbv_buffer_size_value	10	uimsbf
constrained_parameters_flag	1	
load_intra_quantiser_matrix	1	
if(load_intra_quantiser_matrix)		
intra_quantiser_matrix[64]	8 * 64	uimsbf
load_non_intra_quantiser_matrix	1	
if(load_non_intra_quantiser_matrix)		
non_intra_quantiser_matrix[64]	8 * 64	uimsbf
next_start_code ( )		
}		

FIG.4

**THIS PAGE BLANK (USPTO)**

5/22

sequence_extension ( ) {	ビット数	ニーモニック
extension_start_code	32	bslbf
extension_start_code_identifier	4	uimsbf
profile_and_level_indication	8	uimsbf
progressive_sequence	1	uimsbf
chroma_format	2	uimsbf
horizontal_size_extension	2	uimsbf
vertical_size_extension	2	uimsbf
bit_rate_extension	12	uimsbf
marker_bit	1	bslbf
vbv_buffer_size_extension	8	uimsbf
low_delay	1	uimsbf
frame_rate_extension_n	2	uimsbf
frame_rate_extension_d	5	uimsbf
next_start_code ( )		
}		

FIG.5

group_of_picture_header ( ) {	ビット数	ニーモニック
group_start_code	32	bslbf
time_code	25	bslbf
closed_gop	1	uimsbf
broken_link	1	uimsbf
next_start_code ( )		
}		

FIG.6

**THIS PAGE BLANK (USPTO)**

6/22

picture_header ( ) {	ビット数	ニーモニック
picture_start_code	32	bslbf
temporal_reference	10	uimsbf
picture_coding_type	3	uimsbf
vbv_delay	16	uimsbf
if(picture_coding_type==2    picture_coding_type==3){		
full_pel_forward_vector	1	
forward_f_code	3	uimsbf
}		
if(picture_coding_type==3)		
full_pel_forward_vector	1	
backward_f_code	3	uimsbf
}		
while(nextbits( )=="1") {		
extra_bit_picture/*with the value"1"*/	1	uimsbf
extra_information_picture	8	
}		
extra_bit_picture/*with the value"0"*/	1	uimsbf
next_start_code ( )t		
}		

FIG.7

**THIS PAGE BLANK (USPTO)**



7/22

picture_coding_extension ( ) {	ビット数	ニーモニック
extension_start_code	32	bslbf
extension_start_code_identifier	4	uimsbf
f_code[0][0]/*forward horizontal*/	4	uimsbf
f_code[0][1]/*forward vertical*/	4	uimsbf
f_code[1][0]/*backward horizontal*/	4	uimsbf
f_code[1][1]/*backward vertical*/	4	uimsbf
intra_dc_precision	2	uimsbf
picture_structure	2	uimsbf
top_field_first	1	uimsbf
frame_pred_frame_dct	1	uimsbf
concealment_motion_vectors	1	uimsbf
q_scale_type	1	uimsbf
intra_vlc_format	1	uimsbf
alternate_scan	1	uimsbf
repeat_first_field	1	uimsbf
chroma_420_type	1	uimsbf
progressive_frame	1	uimsbf
composite_display_flag	1	uimsbf
if(composite_display_flag) {		
v_axis	1	uimsbf
field_sequence	3	uimsbf
sub_carrier	1	uimsbf
burst_amplitude	7	uimsbf
sub_carrier_phase	8	uimsbf
}		
next_start_code ( )		
}		

FIG.8

**THIS PAGE BLANK (USPTO)**

8/22

picture_data ( ) {	ビット数	ニーモニック
do {		
slice ( )		
} while(nextbits( )==slice_start_code)		
next_start_code ( )		
}		

FIG.9

slice ( ) {	ビット数	ニーモニック
slice_start_code	32	bslbf
if(vertical_size>2800)		
slice_vertical_position_extension	3	uimsbf
if(<sequence_scalable_extension() is present in the bitstream>)		
if(<scalable_mode=="data partitioning">)		
priority_breakpoint	7	uimsbf
quantiser_scale_code	5	uimsbf
if(nextbits( )=="1") {		
intra_slice_flag	1	uimsbf
intra_slice_	1	uimsbf
reserved_bits	7	uimsbf
while(nextbits( )=="1") {		
extra_bit_slice/*with the value "1"*/	1	uimsbf
extra_information_slice	8	uimsbf
}		
}		
extra_bit_slice/*with the value "0"*/	1	uimsbf
do {		
macroblock ( )		
} while (nextbits( )!='000 0000 0000 0000 0000 0000')		
next_start_code ( )t		
}		

FIG.10

**THIS PAGE BLANK (USPTO)**

9/22

macroblock ( ) {	ビット数	ニーモニック
while(nextbits( )=='0000 0001 000')		
macroblock_escape	11	bslbf
macroblock_address_increment	1-11	vlclbf
macroblock_modes( )		
if(macroblock_quant)		
quantiser_scale_code	5	uimsbf
if(macroblock_motion_forward    (macroblock_intra && concealment_motion_vectors))		
motion_vectors(0)		
if(macroblock_motion_backward)		
motion_vectors(1)		
if(macroblock_intra && concealment_motion_vectors)		
marker_bit	1	bslbf
if(macroblock_pattern)		
coded block pattern( )		
for(1=0; i<block_count; i++) {		
block(i)		
}		
}		

FIG.11

**THIS PAGE BLANK (USPTO)**

10/22

macroblock_modes ( ) {	ビット数	ニーモニック
macroblock_type	1-9	vlc_lbf
if((spatial_temporal_weight_code_flag==1)&& (spatial_temporal_weight_code_table_index!="00")) {		
spatial_temporal_weight_code	2	uimsbf
}		
if(macroblock_motion_forward    macroblock_motion_backward) {		
if(picture_structure=='frame') {		
if(frame_pred_frame_dct==0)		
frame_motion_type	2	uimsbf
} else {		
field_motion_type	2	uimsbf
}		
}		
if((picture_structure=="frame picture") && (frame_pred_frame_dct==0) && (macroblock_intra  macroblock_pattern)) {		
dct_type	1	uimsbf
}		
}		

FIG.12

**THIS PAGE BLANK (USPTO)**



11/22

名称	Start code value
Picture_start_code	00
Slice_start_code	01~AF
Reserved	B0
Reserved	B1
User_data_start_code	B2
Sequence_header_code	B3
Sequence_error_code	B4
Extension_start_code	B5
Reserved	B6
Sequence_end_code	B7
Group_start_code	B8
System_start_code	B9~FF

FIG.13

**THIS PAGE BLANK (USPTO)**

12/22

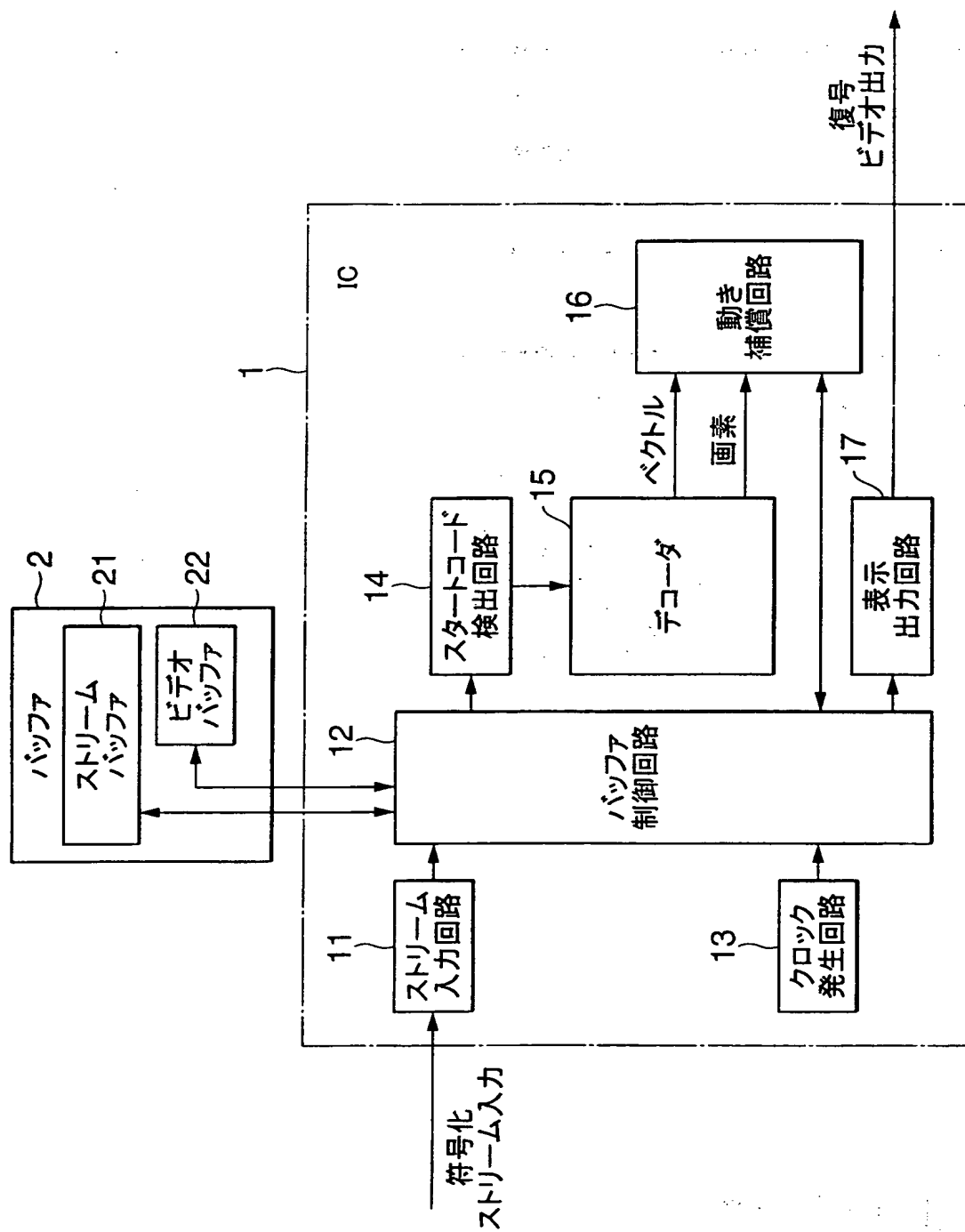


FIG.14

**THIS PAGE BLANK (USPTO)**

13/22

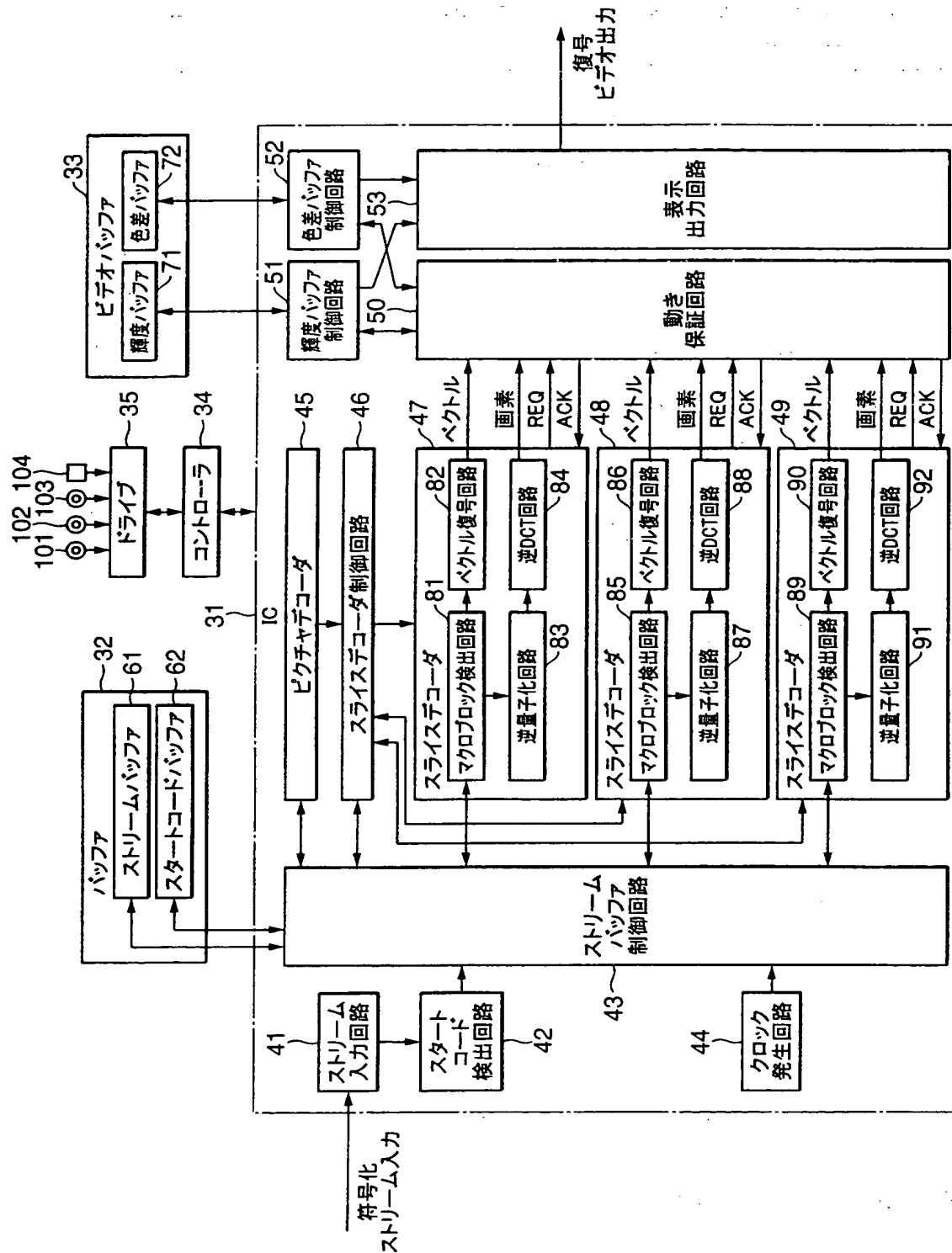


FIG.15

**THIS PAGE BLANK (USPTO)**

14/22

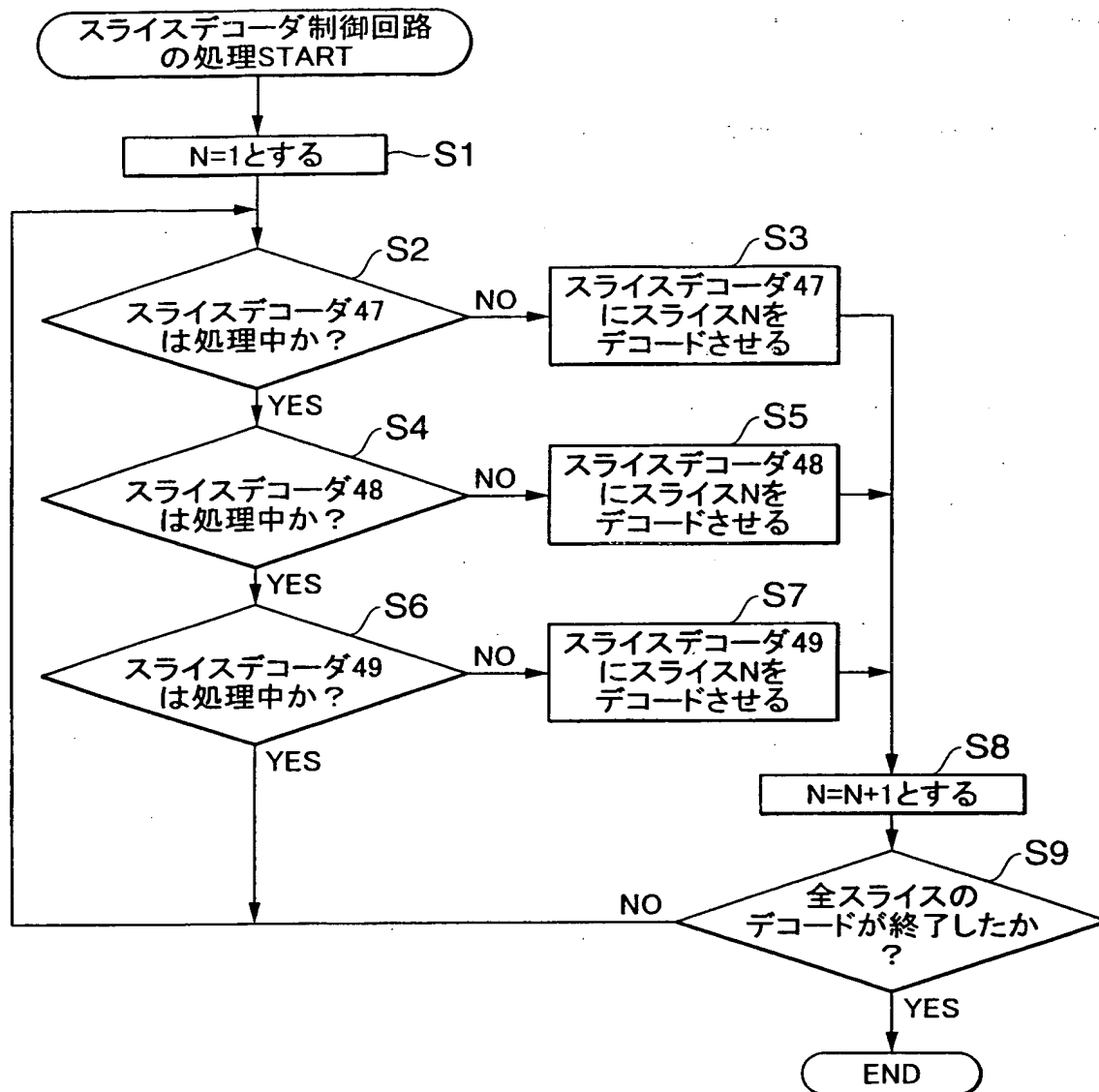


FIG.16

**THIS PAGE BLANK (USPTO)**



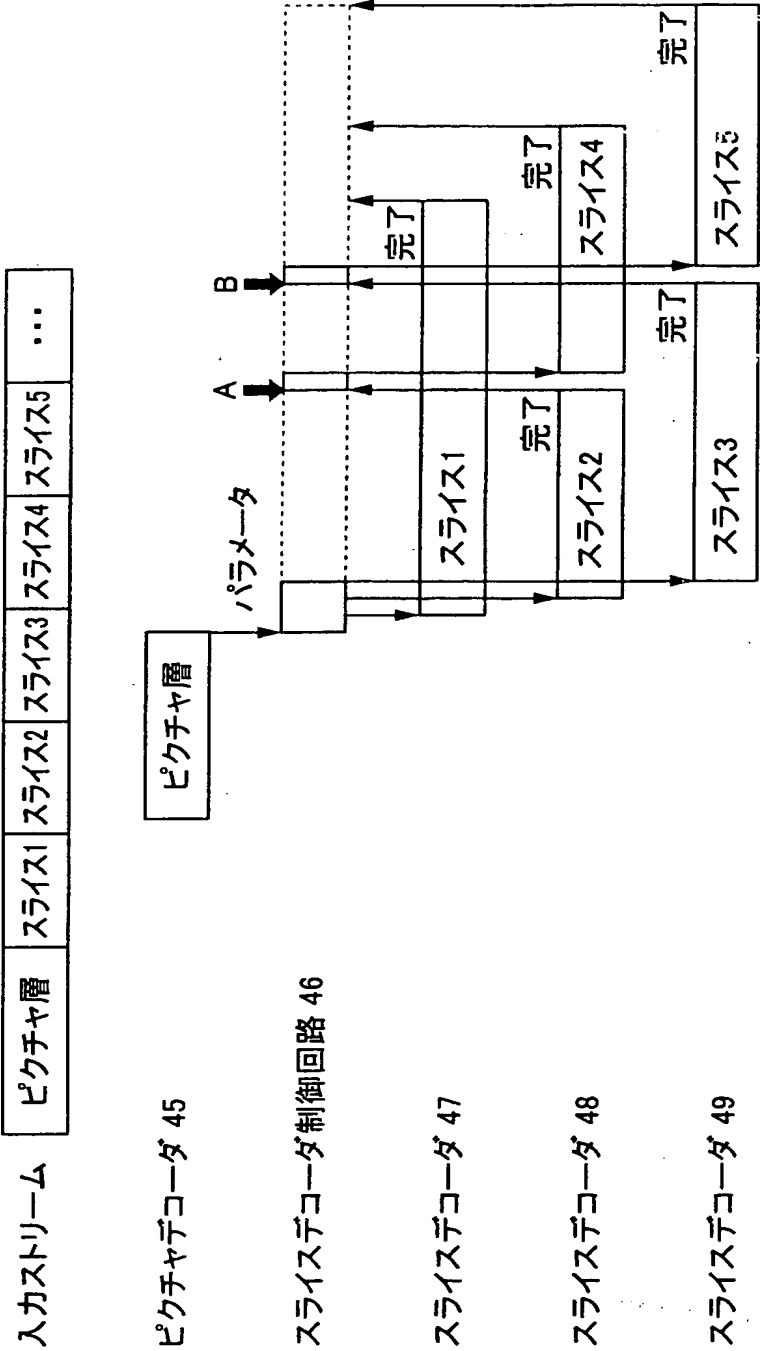


FIG.17

**THIS PAGE BLANK (USPTO)**

16/22

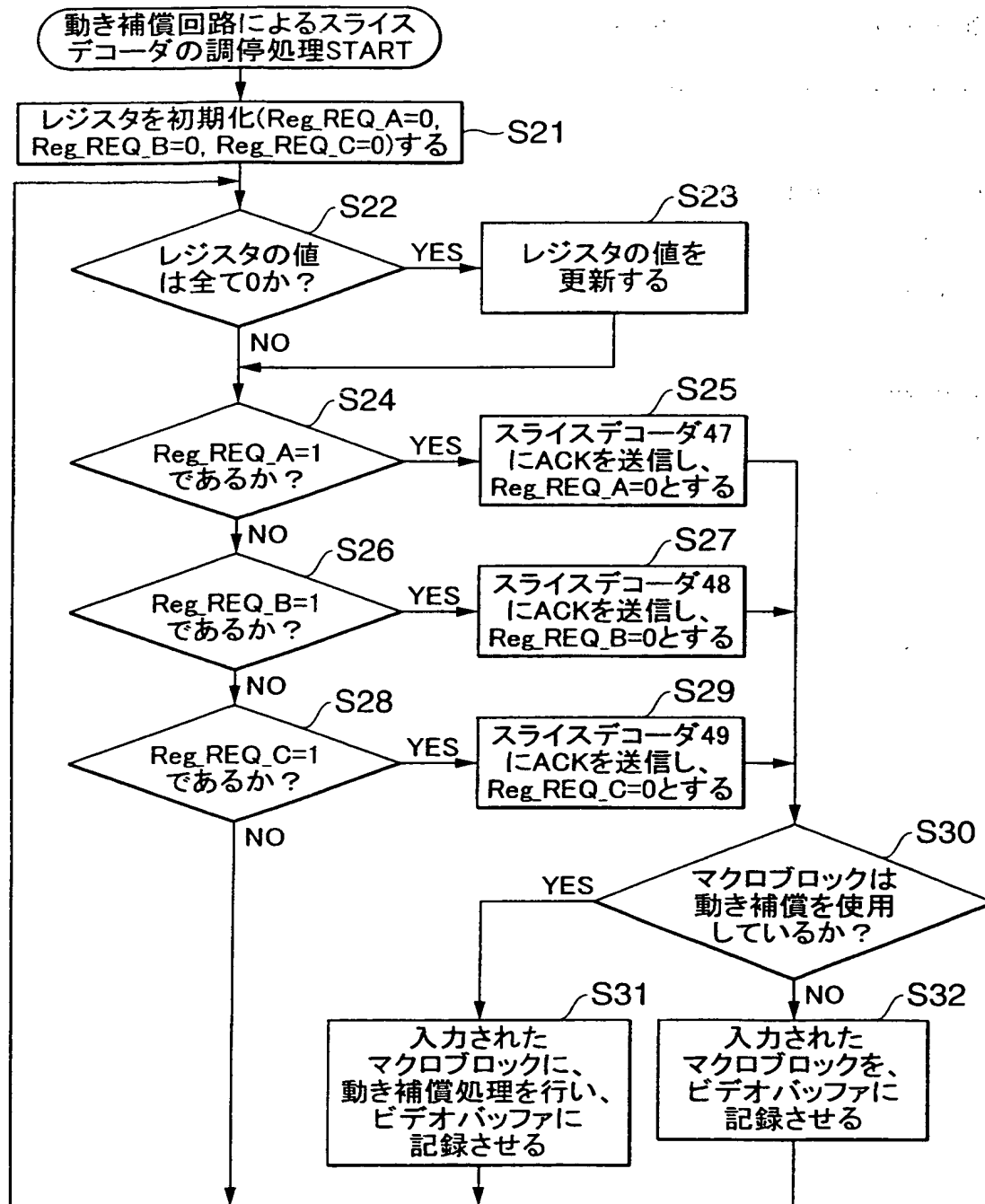


FIG.18

**THIS PAGE BLANK (USPTO)**

17/22

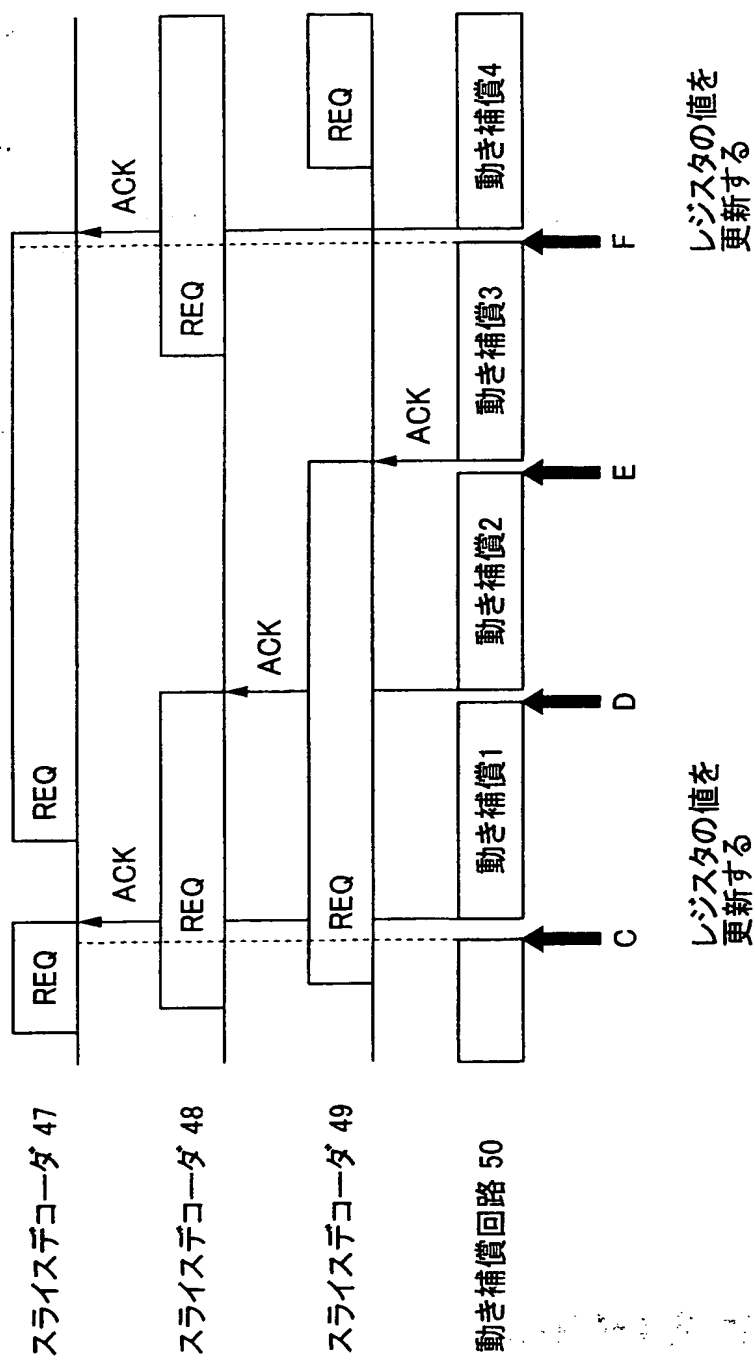


FIG.19

**THIS PAGE BLANK (USPTO)**

18/22

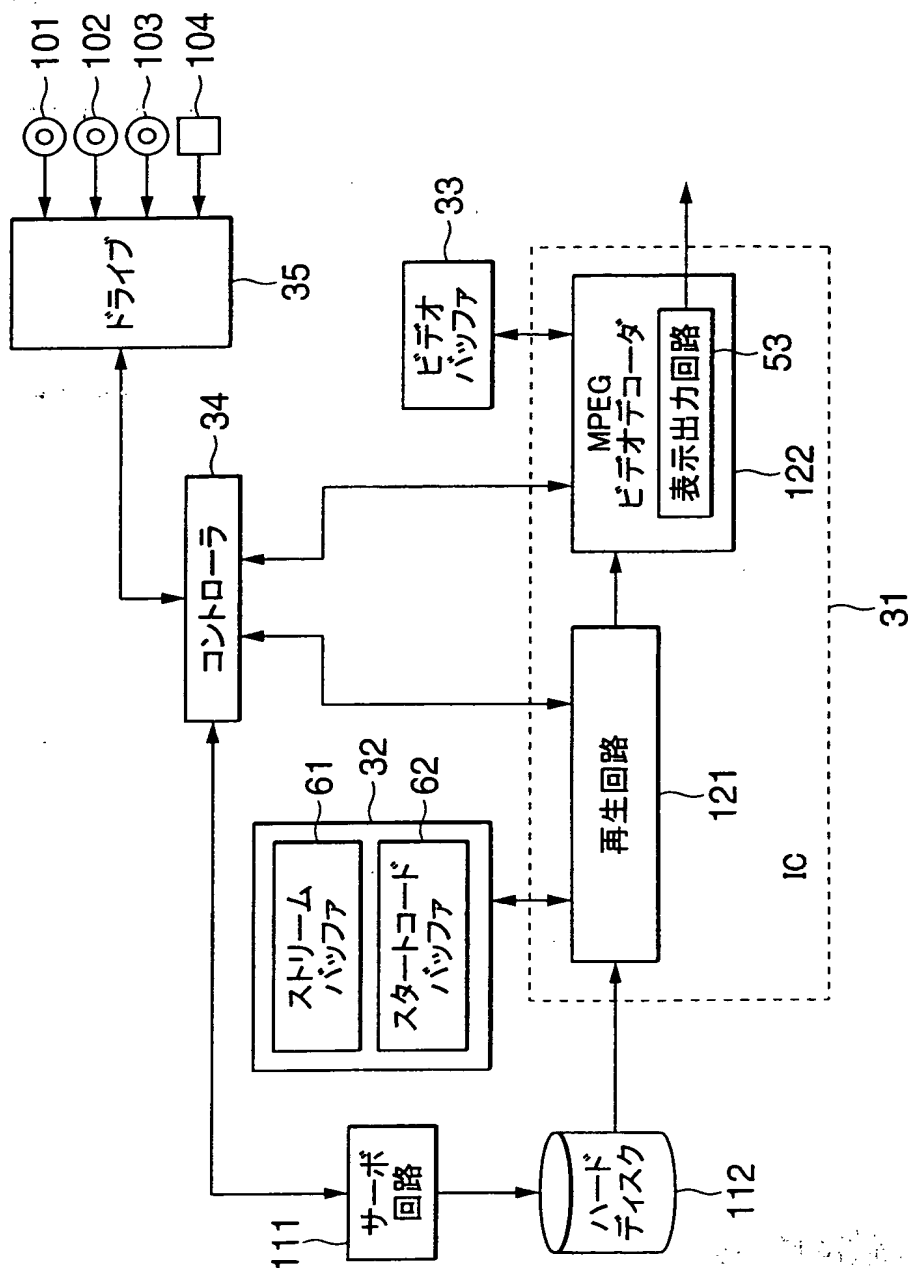
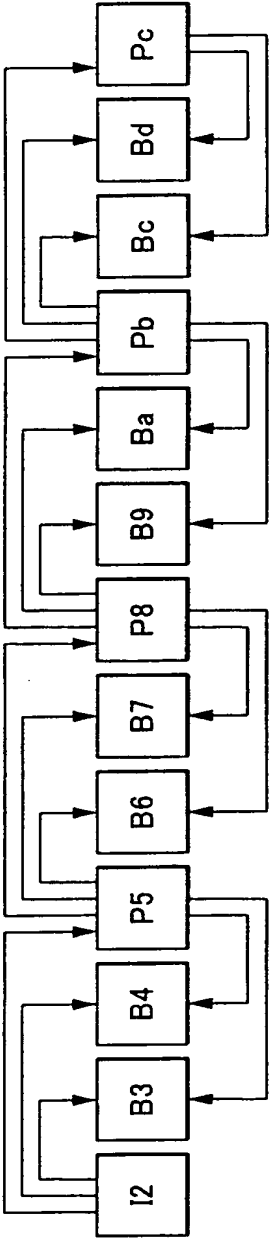


FIG.20

**THIS PAGE BLANK (USPTO)**



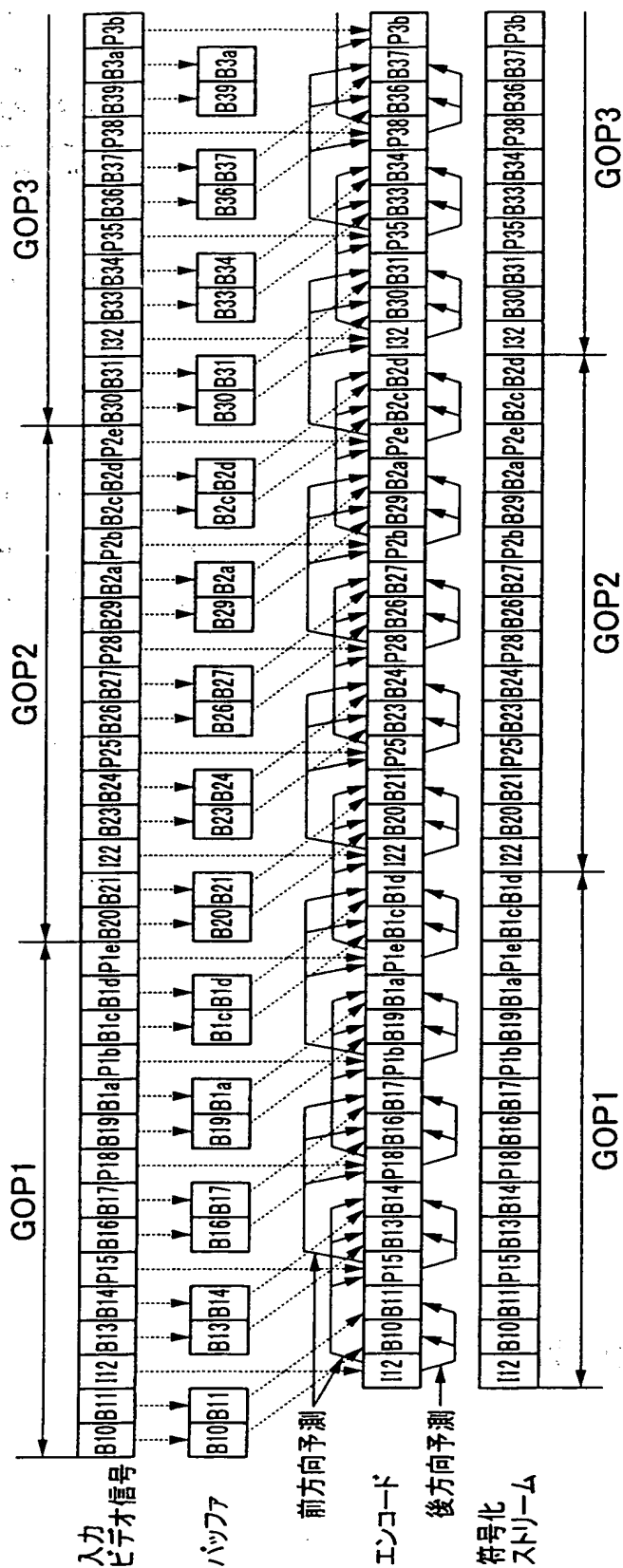
前方向予測



後方向予測

FIG.21

**THIS PAGE BLANK (USPTO)**



**FIG. 22**

**THIS PAGE BLANK (USPTO)**

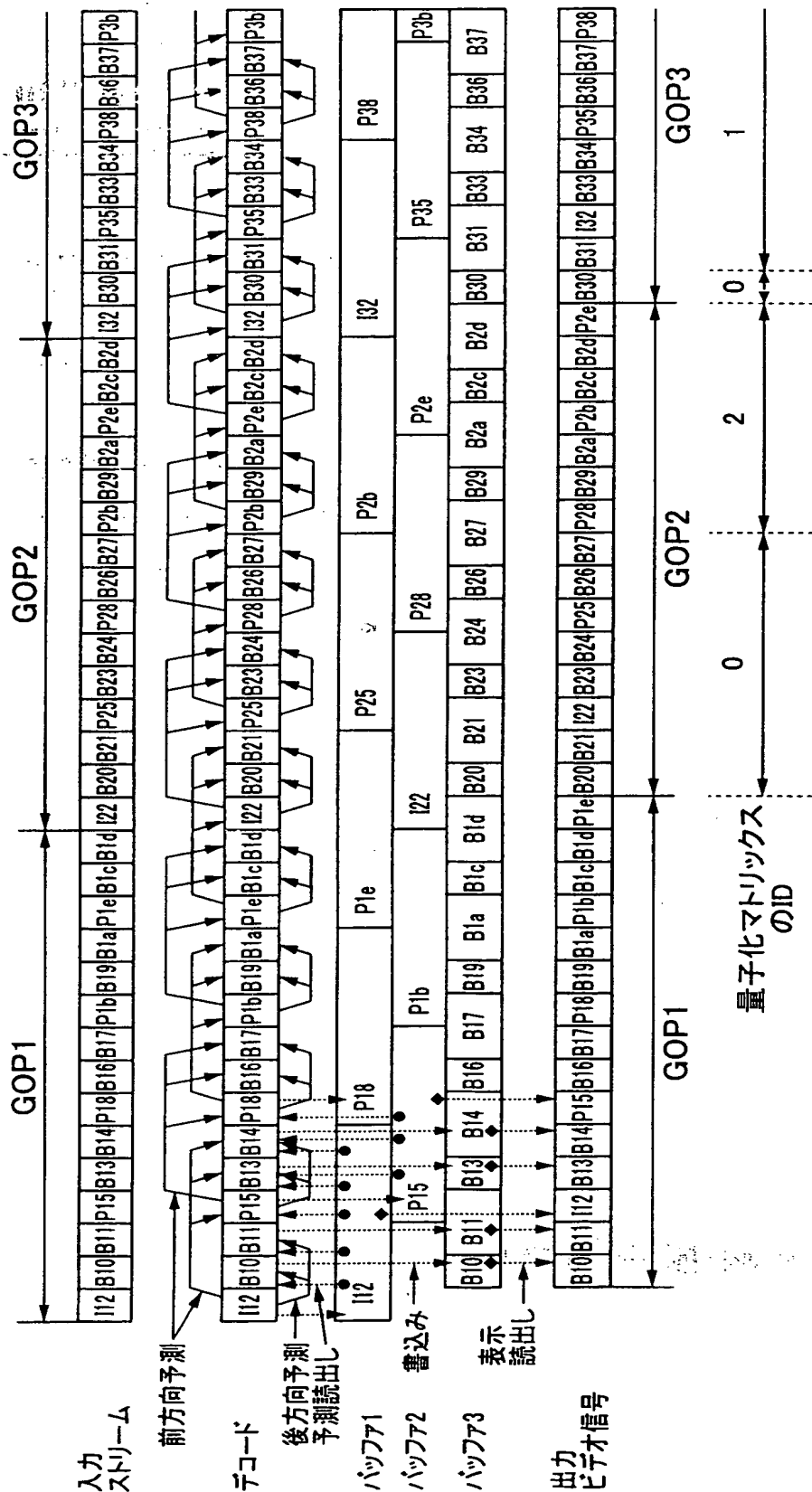
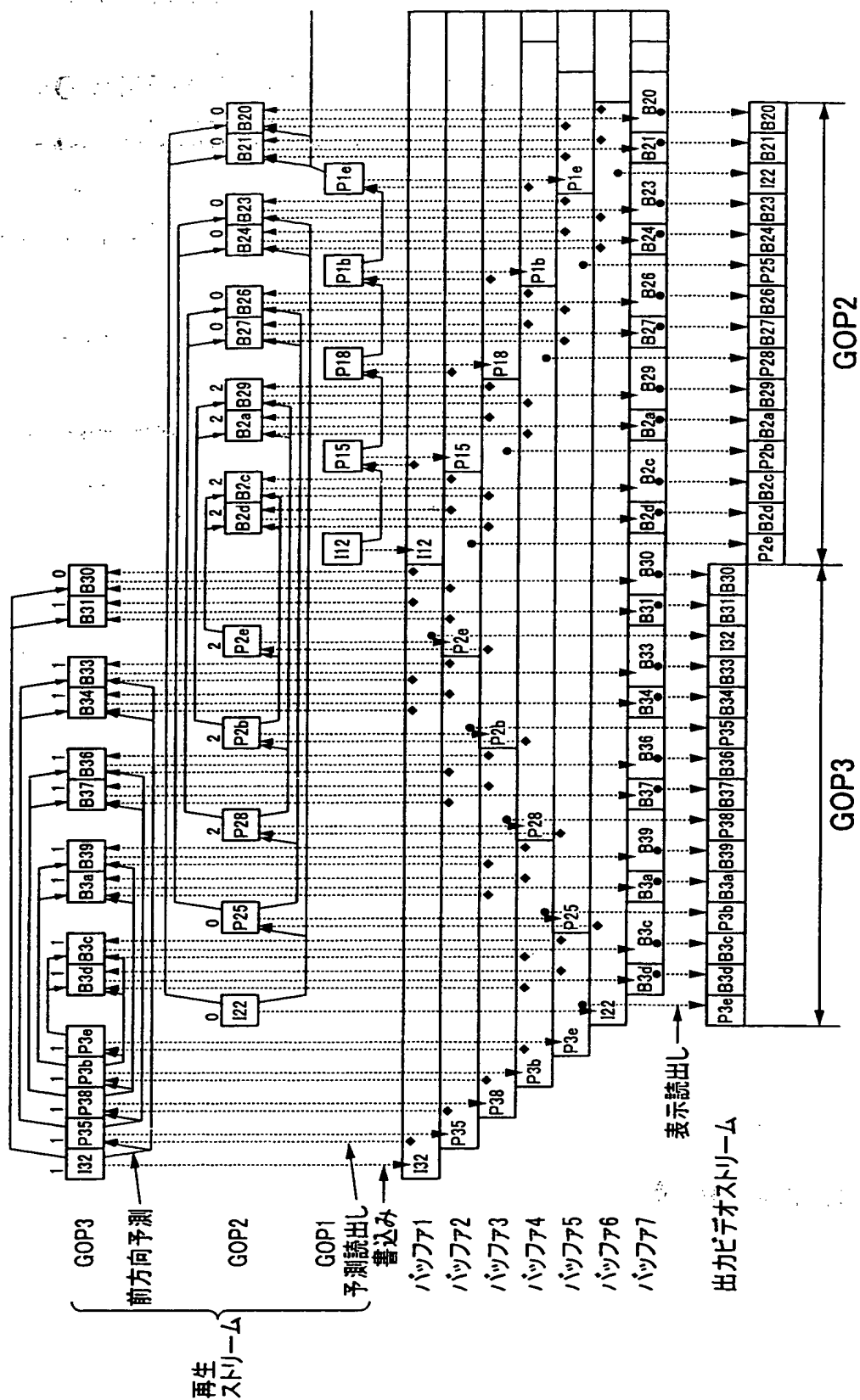


FIG.23

**THIS PAGE BLANK (USPTO)**



# FIG. 24

**THIS PAGE BLANK (USPTO)**



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/03204

## A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl.<sup>7</sup> H04N7/24

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl.<sup>7</sup> H04N7/24-7/68

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2001  
 Kokai Jitsuyo Shinan Koho 1971-2001 Jitsuyo Shinan Toroku Koho 1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 7-23397, A (Sony Corporation), 24 January, 1995 (24.01.95), Full text & EP, 614317, A2 & US, 5557332, A1	1-28
X	JP, 8-130745, A (Matsushita Electric Ind. Co., Ltd.), 21 May, 1996 (21.05.96), Full text & EP, 710026, A2 & US, 5874995, A	1-28
X	JP, 8-70457, A (Graphics Commun. Lab. K.K.), 12 March, 1996 (12.03.96), Full text (Family: none)	1-28
A	JP, 8-205142, A (Daewoo Electron Co., Ltd.), 09 August, 1996 (09.08.96), Full text (Family: none)	1-28

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search  
06 July, 2001 (06.07.01)Date of mailing of the international search report  
17 July, 2001 (17.07.01)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/03204

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 10-145237, A (Toshiba Corporation), 29 May, 1998 (29.05.98), Full text (Family: none)	1-28
A	JP, 10-257436, A (Atsushi MATSUSHITA), 25 September, 1998 (25.09.98), Full text (Family: none)	1-28
A	JP, 2000-30047, A (Sony Corporation), 28 January, 2000 (28.01.00), Full text (Family: none)	1-28

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> H04N7/24

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> H04N7/24-7/68

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年  
 日本国公開実用新案公報 1971-2001年  
 日本国登録実用新案公報 1994-2001年  
 日本国実用新案登録公報 1996-2001年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 7-23397 A(ソニー株式会社) 24.1月.1995(24.01.95) 全文 & EP 614317 A2 & US 5557332 A1	1-28
X	JP 8-130745 A(松下電器産業株式会社) 21.5月.1996(21.05.96) 全文 & EP 710026 A2 & US 5874995 A	1-28
X	JP 8-70457 A(株式会社グラフィックス・コミュニケーション・ラ ボラトリーズ) 12.3月.1996(12.03.96) 全文 (ファミリーなし)	1-28

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」 口頭による開示、使用、展示等に言及する文献  
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」 同一パテントファミリー文献

国際調査を完了した日

06.07.01

国際調査報告の発送日

17.07.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)  
 郵便番号 100-8915  
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

松永隆志

印

5P

4228

電話番号 03-3581-1101 内線 3543

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 8-205142 A(大宇電子株式会社) 9. 8月. 1996 (09. 08. 96) 全文 (ファミリーなし)	1-28
A	JP 10-145237 A(株式会社東芝) 29. 5月. 1998 (29. 05. 98) 全文 (ファミリーなし)	1-28
A	JP 10-257436 A(松下 温) 25. 9月. 1998 (25. 09. 98) 全文 (ファミリーなし)	1-28
A	JP 2000-30047 A(ソニー株式会社) 28. 1月. 2000 (28. 01. 00) 全文 (ファミリーなし)	1-28